

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-333636

(43) 公開日 平成10年(1998)12月18日

(51) Int.Cl.⁹

識別記号

F I

G 0 9 G 3/28

G 0 9 G 3/28

J

G 0 9 F 9/313

G 0 9 F 9/313

E

H 0 1 J 11/02

H 0 1 J 11/02

B

審査請求 未請求 請求項の数11 O L (全 12 頁)

(21) 出願番号 特願平10-43848

(22) 出願日 平成10年(1998)2月25日

(31) 優先権主張番号 特願平9-80609

(32) 優先日 平9(1997)3月31日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 永野 眞一郎

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 弁理士 曾我 道照 (外6名)

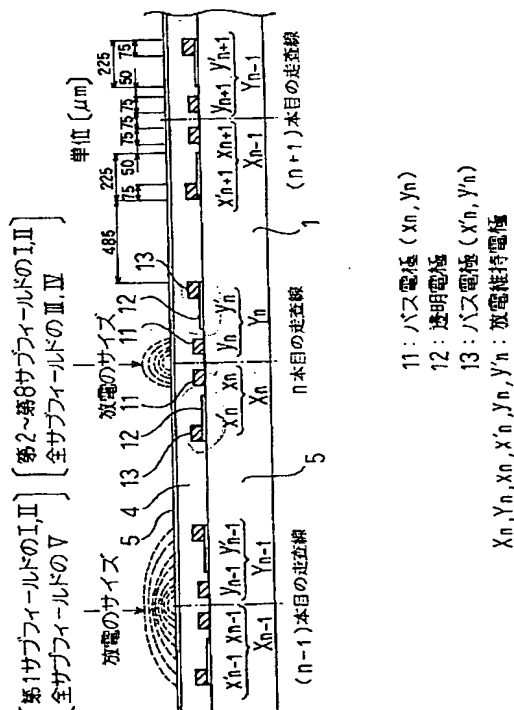
(54) 【発明の名称】 プラズマディスプレイパネル

(57) 【要約】

【課題】 プラズマディスプレイパネルの発光コントラストを向上させること。

【解決手段】 複数の放電維持電極対を構成する放電維持電極 X_n 、 Y_n は、走査線方向に沿って電氣的に分割された放電維持電極 x_n と x'_n 、 y_n と y'_n から構成される。第1および第2プライミングの期間、細幅消去の期間、書き込みの期間に、放電維持電極 x_n — y_n 間のみで放電を行う放電セルを設ける。

【効果】 消費電力を増加することなく、また、表示輝度もほとんど損なわずに黒表示輝度を低下させることができるので、発光輝度を向上させることなく、発光コントラストを大幅に向上させることができる。



【特許請求の範囲】

【請求項 1】 アドレス電極が設けられた背面ガラスと対向する前面ガラス上に、該アドレス電極と直交する走査線方向に沿って設けられた複数の放電維持電極対を備えるプラズマディスプレイパネルにおいて、

上記放電維持電極対のそれぞれの放電維持電極 X_n 、 Y_n は、それぞれ走査線方向に電氣的に分割してなる放電維持電極 x'_n および x_n 、 y_n および y'_n から構成されていることを特徴とするプラズマディスプレイパネル。

【請求項 2】 上記放電維持電極 x_n および y_n は、遮光性を有する電極であり、放電維持電極 x'_n および y'_n は、透明電極を備えることを特徴とする請求項 1 に記載のプラズマディスプレイパネル。

【請求項 3】 上記電氣的に分割された放電維持電極は、走査線番号 n の進む方向に x'_n 、 x_n 、 y_n 、 y'_n もしくは y'_n 、 y_n 、 x_n 、 x'_n (n は自然数) の順に配列されていることを特徴とする請求項 1 または請求項 2 に記載のプラズマディスプレイパネル。

【請求項 4】 駆動に際し、上記放電維持電極 x_n と y_n にプライミングパルス並びに消去パルスを供給するタイミングにおいて、上記放電維持電極 x'_n と y'_n にはプライミングパルス並びに消去パルスを毎回は供給しないことを特徴とする請求項 1 ないし請求項 3 のいずれかに記載のプラズマディスプレイパネル。

【請求項 5】 上記放電維持電極 x'_n と y'_n には消去パルスを全く供給しないことを特徴とする請求項 4 に記載のプラズマディスプレイパネル。

【請求項 6】 複数のサブフィールドにより構成されるメインフレームが変わる毎に、上記放電維持電極 x'_n と y'_n にプライミングパルスを 1 つのサブフィールドについてのみ供給することを特徴とする請求項 4 または請求項 5 に記載のプラズマディスプレイパネル。

【請求項 7】 複数のサブフィールドにより構成される一連のメインフレームの一部に放電維持電極 x'_n と y'_n にプライミングパルスを全く供給しないメインフレームを設定したことを特徴とする請求項 4 または請求項 5 に記載のプラズマディスプレイパネル。

【請求項 8】 上記走査線を順次走査しながらアドレス電極に画像データを入力して書き込みを行う際に、上記維持放電電極 x_n — y_n 間だけで放電を行い、 x'_n 、 y'_n は放電に参加しないことを特徴とする請求項 4 ないし請求項 7 のいずれかに記載のプラズマディスプレイパネル。

【請求項 9】 上記放電維持電極対 X_n 、 Y_n を被覆する誘電体層と、該誘電体層を被覆する保護膜とをさらに備えるプラズマディスプレイパネルであって、上記保護膜の後面側の表面を各走査線の境界に沿って、放電に不活性な材料で構成される不活性膜で構成したことを特徴とする請求項 1 ないし請求項 8 のいずれかに記載のプラ

ズマディスプレイパネル。

【請求項 10】 走査線番号 n の進む方向に、該走査線を構成する上記電氣的に分割された放電維持電極が、 x'_n 、 x_n 、 y_n 、 y'_n の順に並んでいる走査線と y'_n 、 y_n 、 x_n 、 x'_n の順に並んでいる走査線とを交互に配列した部分を有することを特徴とする請求項 4 ないし請求項 9 のいずれかに記載のプラズマディスプレイパネル。

【請求項 11】 相隣接する走査線の境界で、 x'_n と y'_n の少なくとも一方の放電維持電極を共有している部分を有することを特徴とする請求項 10 に記載のプラズマディスプレイパネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、表示画面の発光コントラストを向上させるための電極構造を備えるプラズマディスプレイパネルに関するものである。

【0002】

【従来の技術】 図 3 は、従来の面放電型プラズマディスプレイパネルの構造を表す図である。図において、前面ガラス 1 上には、ストライプ状の放電維持電極 X_n 、 Y_n が構成されている。なお、図では $\cdots X_n$ 、 Y_n 、 X_{n+1} 、 $Y_{n+1} \cdots$ の順に放電維持電極を配列しているが、 $\cdots Y_n$ 、 X_n 、 Y_{n+1} 、 $X_{n+1} \cdots$ の順に配列しても機能は同じである。放電維持電極 X_n 、 Y_n は、ともにストライプ状の透明電極 2 および透明電極 2 に電力を供給するためのバス電極 3 から構成されている。また、放電維持電極 X_n 、 Y_n は、誘電体層 4 で覆われており、誘電体層 4 上には放電のカソードとして機能する MgO 膜からなるカソード膜 5 が設けられている。

【0003】 カソード膜 5 上には、放電維持電極 X_n 、 Y_n と直行する方向に放電空間 6 を区画するための隔壁 7 が設けられており、また、隔壁 7 の間には放電空間 6 中における発光領域を選択するためのアドレス電極 8 が隔壁 7 と平行に設けられている。なお、放電空間 6 は N_e と X_e の混合ガスで満たされている。さらに、隔壁 7 およびアドレス電極 8 の放電空間側の壁面には、蛍光体 9R (赤)、9G (緑)、9B (青) がこの順を繰り返すように設けられている。なお、図中において、隔壁 7 およびアドレス電極 8 の上面には、背面ガラス 10 が設けられている。

【0004】 このように、放電維持電極 X_n 、 Y_n によって n 本目の走査線が構成されており、放電空間 6 中における走査線とアドレス電極 8 の投影が交わるところが放電の発生する放電セルとなる。即ち、プラズマディスプレイパネルは、放電セルをマトリックス状に配置した構造となっている。

【0005】 図 4 は、従来のプラズマディスプレイパネルの走査線に垂直な断面を示す図である。但し、図中に

において、隔壁7、アドレス電極8、蛍光体9R、9G、9B、背面ガラス10は省略している。また、図中の寸法は一例として40インチVGAタイプのプラズマディスプレイパネルに関するものを示しており、単位は μm である。図4に示すように n 本目の走査線は一对の放電維持電極 X_n および Y_n の中央に位置している。

【0006】次に、この従来のプラズマディスプレイパネルの動作について解説する。図5は、256階調のカラー画像を得るための画面のフィールド分割の一例を示した概念図である。この場合、1画面（メインフレーム）は8個のサブフィールド（第1SF～第8SF）により構成されており、各サブフィールドは第1プライミングの期間（I）、第2プライミングの期間（II）、細幅消去の期間（III）、書き込み期間（IV）、放電維持の期間（V）から成り立っている。

【0007】いずれのサブフィールドもI～IVの期間は等しいが、放電維持の期間（V）に関してはサブフィールド毎にランク付けがあり、第 $(N+1)$ サブフィールドの放電維持の期間（V）は、第 N サブフィールドの放電維持の期間（V）のほぼ2倍となっている（ N は自然数）。各サブフィールドの書き込み期間（IV）において、アドレス電極8にパルス状の電圧が印加されることにより選択されたセルは、放電維持の期間（V）に印加される維持パルスの数だけ維持放電が発生するため、維持パルス数は放電維持の期間（V）の長さにはほぼ比例する。

【0008】従って、書き込み期間（IV）で選択されたセルの発光輝度はサブフィールドが1つ進むにつれてほぼ倍増することになる。そしてメインフレームにおいて、各サブフィールドでの選択／非選択の組み合わせによって $28=256$ 水準の発光輝度を制御できることにより256階調を得ている。

【0009】図6は、各サブフィールドにおいてアドレス電極（W電極）、放電維持電極 X_n 、 Y_n に印加されるパルスのタイミングチャートの一例を示す図である。第1プライミングの期間（I）、第2プライミングの期間（II）を経て全ての放電セルで放電維持電極 X_n ～ Y_n 間におけるプライミング放電が発生する。これに続いて細幅消去の期間（III）で放電維持電極 X_n ～ Y_n 間の消去放電が起こることにより、放電維持電極 X_n 、 Y_n 上のカソード膜5の表面に生じていた電荷がかなりの量消滅するため、前のサブフィールドで選択された放電セルに記録されている情報がリセットされる。

【0010】続いて書き込みの期間（IV）では各走査線毎に順次 Y_n 電極をスイングし、それに同期して各セルのW電極に選択／非選択の画像信号を印加し、選択したセルで X_n ～ Y_n 間の書き込み放電が発生する。こうして書き込み放電を起こした放電セルは、続く放電維持の期間（V）で放電維持電極 X_n 及び Y_n に印加される維持パルス数に対応した回数の維持放電を起こすが、書

き込みの期間（IV）で選択されなかった放電セルは、放電維持の期間（V）においても維持放電を起こさない。このように任意の放電セルを自在に選択することができるので、所望の画像を得ることが可能となる。

【0011】このようなプラズマディスプレイパネルにおいて、書き込みの期間（IV）で選択されなかった放電セルは、放電維持の期間（V）で放電が発生しないために発光しないため、黒を表示することになる。また、書き込みの期間（IV）で選択された放電セルにおける発光輝度（最大輝度）と、書き込みの期間（IV）で選択されていない放電セルにおける黒表示輝度との比（発光コントラスト）が大きいほど鮮明な画像が得られる。従って、プラズマディスプレイパネルの画質を向上させるためには、発光コントラストの値を大きくすることが必要であった。

【0012】

【発明が解決しようとする課題】発光コントラストの値を上げるには、書き込みの期間（IV）で印加する維持パルス数を全体的に増やして、最大輝度を高めることによりコントラストを稼ぐ方法があるが、それには消費電力の増加とプラズマディスプレイパネルの発熱量の増大とが伴うので、発光コントラストの値にも限界があった。

【0013】上述した動作シーケンスによれば“黒”の表示は、いずれのサブフィールドでも書き込みの期間（IV）において、放電セルを選択しないことにより得ることができる。しかし、書き込みの期間（IV）で選択されない放電セルにおいても、第1プライミングの期間（I）および第2プライミングの期間（II）で発生するプライミング放電と、消去の期間（III）で発生する消去放電による発光は生じるので、黒表示輝度のレベルを低下させることが困難であった。

【0014】また、図4に示すように、第1プライミングの期間（I）、第2プライミングの期間（II）、細幅消去の期間（III）の各期間におけるプライミング放電や消去放電は放電維持の期間（V）における維持放電と同様に、放電維持電極 X_n 、 Y_n の電極幅全体で放電が発生する。特に第2プライミングの期間（II）や細幅消去の期間（III）では放電維持電極 X_n ～ Y_n 間に印加されるパルスの振幅が大きいため、1回の放電による発光輝度は、維持放電の発光輝度より一般に高くなる。

【0015】このため、従来のプラズマディスプレイパネルにおいては、発光コントラストは50：1というのがおおよそ実用的には限界となっていた。しかし、50：1という発光コントラストでは、低階調領域での微妙な輝度差を表現するには不足であった。以上のように、従来のプラズマディスプレイパネルに関しては、消費電力増加やプラズマディスプレイパネルの発熱量増大という弊害のない形で、十分に高い発光コントラストを得ることは困難であるという課題があった。

【0016】従って、本発明は、消費電力および発熱量の増加を抑えつつ、発光コントラストを向上させたプラズマディスプレイパネルを提供することを目的とする。

【0017】

【課題を解決するための手段】この発明のプラズマディスプレイパネルは、アドレス電極が設けられた背面ガラスと対向する前面ガラス上に、アドレス電極と直交する走査線方向に沿って設けられた複数の放電維持電極対を備え、放電維持電極対のそれぞれの放電維持電極 X_n 、 Y_n は、それぞれ走査線方向に電気的に分割してなる放電維持電極 x'_n および x_n 、 y_n および y'_n から構成されていることを特徴とする。

【0018】また、上記放電維持電極 x_n および y_n は、遮光性を有する電極であり、放電維持電極 x'_n および y'_n は、透明電極を備えることを特徴とする。

【0019】また、上記電気的に分割された放電維持電極は、走査線番号 n の進む方向に x'_n 、 x_n 、 y_n 、 y'_n もしくは y'_n 、 y_n 、 x_n 、 x'_n (n は自然数)の順に配列されていることを特徴とする。

【0020】また、駆動に際し、上記放電維持電極 x_n と y_n にプライミングパルス並びに消去パルスを供給するタイミングにおいて、放電維持電極 x'_n と y'_n にはプライミングパルス並びに消去パルスを毎回は供給しないことを特徴とする。

【0021】また、上記放電維持電極 x'_n と y'_n には消去パルスを全く供給しないことを特徴とする。

【0022】また、複数のサブフィールドにより構成されるメインフレームが変わる毎に、放電維持電極 x'_n と y'_n にプライミングパルスを1つのサブフィールドについてのみ供給することを特徴とする。

【0023】また、複数のサブフィールドにより構成される一連のメインフレームの一部に放電維持電極 x'_n と y'_n にプライミングパルスを全く供給しないメインフレームを設定したことを特徴とする。

【0024】また、上記走査線を順次走査しながらアドレス電極に画像データを入力して書き込みを行う際に、上記維持放電電極 x_n — y_n 間だけで放電を行い、 x'_n 、 y'_n は放電に参加しないことを特徴とする。

【0025】また、上記放電維持電極対 X_n 、 Y_n を被覆する誘電体層と、誘電体層を被覆する保護膜とをさらに備えるプラズマディスプレイパネルであって、保護膜の後面側の表面を各走査線の境界に沿って、放電に不活性な材料で構成される不活性膜で構成したことを特徴とする。

【0026】また、上記走査線番号 n の進む方向に、走査線を構成する電気的に分割された放電維持電極が、 x'_n 、 x_n 、 y_n 、 y'_n の順に並んでいる走査線と y'_n 、 y_n 、 x_n 、 x'_n の順に並んでいる走査線とを交互に配列した部分を有することを特徴とする。

【0027】さらに、相隣接する走査線の境界で、 x'

n と y'_n の少なくとも一方の放電維持電極を共有している部分を有することを特徴とする。

【0028】

【発明の実施の形態】

実施の形態1. 図1は、この発明の実施の形態1に係るプラズマディスプレイパネルの構造を概略的に示す断面図である。図において、前面ガラス1上には、複数の放電維持電極対を構成する放電維持電極 X_n 、 Y_n が設けられている。さらに、放電維持電極 X_n 、 Y_n は、それぞれ放電維持電極 x_n と x'_n 、 y_n と y'_n に走査線方向に沿って電気的に分割されている。なお、ここでは電気的に分割した放電維持電極を走査線番号 n の進む方向で x'_n 、 x_n 、 y_n 、 y'_n の順に配列しているが、 y'_n 、 y_n 、 x_n 、 x'_n の順に配列しても以下に説明する機能に変わりはない。

【0029】また、図において、放電維持電極 x_n と y_n は、 n 本目の走査線を挟んで $75\mu\text{m}$ のギャップを隔てて相隣り合うように配置されており、また、 n 本目の走査線から見て放電維持電極 x_n と y_n の外側には、 $50\mu\text{m}$ のギャップを隔てて放電維持電極 x'_n と y'_n がそれぞれ配置されている。放電維持電極 x_n と y_n は、遮光性を有する金属製のバス電極11であり、また、放電維持電極 x'_n と y'_n は、透明電極12および遮光性を有する金属製のバス電極13から構成されており、 n 本目の走査線から見て透明電極12上の外側にバス電極13が設けられている。

【0030】これらの放電維持電極 X_n 、 Y_n は、誘電体層4で覆われており、誘電体層4上には MgO からなるカソード膜5が設けられている。また、カソード膜5上には、従来と同様に放電空間を区画するための隔壁、隔壁間に設けられたアドレス電極、三色の蛍光体(赤、緑、青)および背面ガラスが設けられているが、ここでは図示しない。なお、図中に記した寸法は40インチVGAタイプのプラズマディスプレイパネルに関する数値の一例であり、上述した数値(放電維持電極の間隔)以外の数値も単位は全て μm で表してある。

【0031】図2は、この発明の実施の形態1に係るプラズマディスプレイパネルを動作させる際に各電極に印加するパルス電圧を時系列で表すタイムチャートである。また、画面のフィールド分割方式は従来のプラズマディスプレイパネルと同様である(図5参照)。なお、図2に示すように、アドレス電極8へのパルス電圧の入力のシーケンスは従来のもの(図6参照)と同一とし、放電維持電極 x_n 、 y_n へのパルス電圧の入力のシーケンスもそれぞれ従来の放電維持電極 X_n 、 Y_n に示したもの(図6参照)と同一としている。一方、放電維持電極 x'_n 、 y'_n に対しては放電維持電極 x_n 、 y_n とは独立したパルス電圧の入力のシーケンスを組んでいる。

【0032】次にこの発明の実施の形態1に係るプラズ

マディスプレイパネルの動作について説明する。第1サブフィールドの第1プライミングの期間(I)および第2プライミングの期間(II)において、放電維持電極 $x'n$ 、 $y'n$ は図2中一点破線で示したように、それぞれ放電維持電極 xn 、 yn と同電位で推移する(第1サブフィールドにおいてのみ一点破線で示した電位で推移し、第2サブフィールド以降は実線で示した電位で推移する)。

【0033】この時、放電維持電極 $x'n$ 、 $y'n$ は、それぞれ放電維持電極 xn 、 yn と同電位である上、放電維持電極 xn 、 yn との間のギャップが $50\mu m$ と極めて小さいことから、放電維持電極 xn と $x'n$ 、 yn と $y'n$ の上部でカソード膜5の表面における電位は、それぞれ放電維持電極 xn 、 $x'n$ と、 yn 、 $y'n$ の電位によるものが支配的となり、放電空間6を隔てて対向しているアドレス電極8の電位によるものの影響は殆ど生じない。

【0034】従って、放電維持電極 xn 、 $x'n$ の方が放電維持電極 yn 、 $y'n$ よりも電位が高くなり、放電維持電極 $xn-y'n$ 間および $x'n-y'n$ 間には、放電維持電極 xn および $x'n$ から放電維持電極 yn および $y'n$ に向かう方向の電界が生じる。このような状況において、第1サブフィールドの第1プライミングの期間(I)および第2プライミングの期間(II)でプライミング放電が強電界の集中している放電維持電極 $xn-y'n$ 間のギャップ($75\mu m$)の上部で開始すると、放電維持電極 xn 、 yn の電極幅全体での放電が発生する。その放電サイズは、図1の $(n-1)$ 本目の走査線の位置に概略的に示す通りである。

【0035】このように、放電維持電極 $x'n$ 、 $y'n$ も第2プライミングの期間におけるプライミング放電に参加する放電維持電極 xn 、 yn 間における“大きな放電”となる。放電維持電極 xn 、 yn の電極の表面積は、従来の放電維持電極 xn 、 yn とほぼ等しいので、この“大きな放電”は従来の放電維持電極 $xn-y'n$ 間における放電とほぼ同レベルの強度を有する。

【0036】また、放電維持電極 $x'n$ 、 $y'n$ の電極幅の大部分を透明電極12が占めている。従って、放電による蛍光体9の発光に対して従来の放電維持電極 xn 、 yn の場合と同レベルの開口幅を確保できるため、視認上の発光強度も従来の放電維持電極構造のものとほとんど変わらないものを得ることが可能である。なお、第1サブフィールドの第2プライミングの期間の終点では放電維持電極 xn 、 $x'n$ および放電維持電極 yn 、 $y'n$ それぞれの上部のカソード膜5の表面に、負電荷および正電荷がそれぞれ蓄えられた状態となっている。

【0037】次に第1サブフィールドの細幅消去の期間(III)に移る。上述したように、アドレス電極8へのパルス電圧の入力のシーケンスは図6のものと同一であり、また、放電維持電極 xn 、 yn へのパルス電圧の入

力のシーケンスもそれぞれ従来の放電維持電極 xn 、 yn のものとそれぞれ同一なので、放電維持電極 $xn-y'n$ 間に消去放電が起こり、第1プライミングの期間

(I)および第2プライミングの期間(II)を通じて放電維持電極 xn 、 yn の上部でカソード膜5の表面に蓄えられていた電荷の大部分が消去される。

【0038】この消去放電は図2の細幅消去の期間(III)で放電維持電極 xn の電位を最高電位からGNDにスイングする細幅消去パルスが印加されるタイミングで発生させるものであるが、それには yn が中間電位にあることが必要となるので、ここでは細幅消去パルスを印加する前に放電維持電極 yn をGNDから中間電位に引き上げている。一方、放電維持電極 $y'n$ の電位は、放電維持電極 xn に細幅消去パルスが印加される時にはGNDにあり、放電維持電極 $x'n$ の電位は細幅消去パルスが印加されずに中間電位にある。このため消去放電に放電維持電極 $x'n$ 、 $y'n$ は参加しないことになり、消去放電は放電維持電極 $xn-y'n$ 間だけで起こる“小さな放電”となる(図1の n 本目の走査線位置に示す)。

【0039】その“小さな放電”は、強度が弱いので蛍光体9の発光が比例して弱くなる上、蛍光体9からの発光の大部分は放電維持電極 xn 、 yn を構成している遮光性を有する金属製のバス電極2によって遮られてしまう。従って、プラズマディスプレイパネルの表示部側から視認される消去放電による発光輝度は非常に低くなり、消去放電が発光コントラストに悪影響を及ぼす度合いが格段に低くなる。なお、第1サブフィールドの細幅消去の期間(III)の終点では、放電維持電極 $x'n$ 、 $y'n$ の上部でカソード膜5の表面に、第1プライミングの期間(I)および第2プライミングの期間(II)においてカソード膜5上に蓄えられていた負電荷および正電荷がそのまま残る。

【0040】次に第1サブフィールドの書き込みの期間(IV)に移る。この時もアドレス電極8へのパルス電圧の入力のシーケンスは従来と同一で、放電維持電極 xn 、 yn へのパルス電圧の入力のシーケンスも従来の放電維持電極 xn 並びに yn と同一なので、発光領域を選択するためにアドレス電極8に印加される画像信号に対応して放電維持電極 $xn-y'n$ 間に書き込み放電が選択的に発生する。しかし、放電維持電極 $y'n$ の電位はGNDに保持されたままカソード膜5の表面に正電荷があり、一方、放電維持電極 $x'n$ の電位は中間電位に保持されたままカソード膜5の表面に負電荷があるため、放電維持電極 $x'n$ 、 $y'n$ は書き込み放電には参加しない。

【0041】従って、書き込み放電は $xn-y'n$ 間だけで起こる“小さな放電”となる。この結果、第1サブフィールドの書き込みの期間(IV)の終点では、画像信号に対応して書き込み放電を起こした(即ちアドレス電極

によって選択された)放電セルの放電維持電極 x_n 、 y_n の上部ではそれぞれ負電荷、正電荷が蓄えられ、書き込み放電を起こさなかった(即ちアドレス電極によって選択されなかった)放電セルの放電維持電極 x_n 、 y_n の上部では同様な電荷の蓄えがない状態にある。一方、放電維持電極 x'_n 、 y'_n の上部では画像信号にかかわらず全ての放電セルで、カソード膜5の表面に第1プライミングの期間(I)および第2プライミングの期間(II)で蓄えられていた負電荷および正電荷がほぼそのまま残った状態になっている。

【0042】次に第1サブフィールドの放電維持の期間(V)に移る。放電維持の期間(V)の始点では、放電維持電極 x_n 、 y_n 、 x'_n 、 y'_n の電位は全てGNDにある。そして、書き込みの期間(IV)で書き込み放電を起こした放電セルでは放電維持電極 x_n 、 x'_n の上部に負電荷が、放電維持電極 y_n 、 y'_n の上部に正電荷が蓄えられている。まず、この状態から放電維持電極 y_n 、 y'_n の電位がともに中間電位に引きあげられると、蓄えられていた電荷による電界が加わって、放電維持電極 x_n — y_n 間のギャップの上部に位置する放電空間に強力な電界が生じるので、放電維持電極 X_n 、 Y_n 間に1回目の大きい放電が発生する。

【0043】これは、上述したの第1サブフィールドの第1プライミングの期間(I)および第2プライミングの期間(II)における放電発生の原理と同様であり、放電維持電極 x_n および x'_n と放電維持電極 y_n および y'_n との電極幅全体(即ち X_n 、 Y_n 間全体)での大きい放電となる。この1回目の維持放電は、放電を通じて一定の正電荷が放電維持電極 X_n の上部に、負電荷が放電維持電極 Y_n の上部に蓄積した時点で終了する。このようにして、一定の正電荷および負電荷が放電維持電極 x_n と x'_n および y_n と y'_n の上部に蓄積される。

【0044】次に放電維持電極 Y_n の電位をGNDに戻してから、放電維持電極 X_n の電位を中間電位にスイングすると、カソード膜5上に生じる電荷も維持電極の電位関係も最初の維持放電とは極性が全て逆の状態となる。即ち、放電維持電極 x_n 、 x'_n の上部に正電荷が、放電維持電極 y_n 、 y'_n の上部に負電荷が蓄えられる。そして、放電維持電極 y_n 、 y'_n の電位をGNDに保持したまま放電維持電極 x_n 、 x'_n の電位をともに中間電位まで引きあげると、蓄えられていた電荷による電界が加わって、放電維持電極 x_n — y_n 間のギャップの上部に位置する放電空間に強力な電界が生じるので、放電維持電極 X_n 、 Y_n 間に、1回目続く2回目の大きい放電が発生する。

【0045】この2回目の維持放電は、放電を通じて一定の負電荷が放電維持電極 X_n の上部に、正電荷が放電維持電極 Y_n の上部に蓄積した時点で終了する。以後はこの繰り返しで、放電維持電極 X_n 、 Y_n に入れ替わり

でパルスが印加される度に、この“大きい維持放電”が発生することになる。

【0046】一方、書き込みの期間(IV)における書き込み放電を起こさなかった放電セルでは、放電維持電極 x_n 、 y_n の上部で同様な電荷の蓄えがないため、この状態から放電維持電極 y_n および y'_n が一体となって中間電位に引きあげられても、放電維持電極 x_n — y_n 間の上部放電空間に放電を発生させるのに十分な電界強度が得られない。従って、この放電セルでは維持放電を発生させることができず、その後も放電維持電極 X_n 、 Y_n にパルスを印加しても放電を起こすことはない。

【0047】以上の原理により、第1サブフィールドの放電維持の期間(V)では大きい維持放電による所望の発光画像を得ることができる。そして、第1サブフィールドの放電維持の期間(V)の終点では、維持放電を起こした放電セルの放電維持電極 x_n 、 y_n の上部でそれぞれ負電荷、正電荷が蓄えられており、維持放電を起こさなかった放電セルの放電維持電極 x_n 、 y_n の上部では同様な電荷の蓄えがない状態となる。一方、放電維持電極 x'_n 、 y'_n の上部では維持放電の発生の有無にかかわらず全ての放電セルで、カソード膜5の表面に負電荷および正電荷が残った状態となる。このような状態で第1サブフィールドは終了する。

【0048】以下は、同様の動作シーケンスが繰り返されて第2サブフィールド以降へと進む。第2サブフィールドの第1プライミングの期間(I)では第1サブフィールドで書き込み放電も維持放電も起こさなかった放電セルに限り、放電維持電極 x_n — y_n 間のみで小さい放電を起こす。つまり、放電維持電極 x'_n 、 y'_n は第1プライミングの期間(I)におけるプライミング放電には参加しないが、それは第1サブフィールドの書き込みの期間(IV)で説明した放電原理と同様である。

【0049】また、第2サブフィールドから先は、第1サブフィールドの動作シーケンスをそのまま踏襲することにより、消去放電による発光強度の大幅低下によって発光コントラストに対し一定の改善効果を得ることができる。

【0050】実施の形態2. この発明の実施の形態2は、第2サブフィールド以降の第2プライミングの期間(II)における発光強度の低下させるためのプラズマディスプレイパネルの動作に関するものである。

【0051】実施の形態1の第1サブフィールドでは、第2プライミングの期間(II)の発光強度の低下は達成されておらず、この点では第2サブフィールド以降でも状況は同じことになってしまう。そこで、第2サブフィールドから先では第2プライミングの期間(II)において、図2の実線で示すように放電維持電極 x'_n の電位を最高電位にスイングさせずに中間電位に保持し、放電維持電極 y'_n の電位をGNDから中間電位にスイングさせる。

【0052】こうすることによって、放電維持電極 $x_n - y_n$ 間で第2プライミングの期間 (II) におけるプライミング放電が発生しても、その放電が放電維持電極 $x'_n - y'_n$ 間あるいは放電維持電極 $x_n - y'_n$ 間に広がることを防ぐことができる。従って、第2サブフィールド以降では、第2プライミングの期間 (II) に放電維持電極 x'_n 、 y'_n が参加せず、放電維持電極 $x_n - y_n$ 間のみの放電とすることができるので、サブフィールド1の時とは異なり“小さい放電”とすることができる。

【0053】従って、第2サブフィールドから先では、プラズマディスプレイパネルを観察する者にとって第2プライミングの期間 (II) におけるプライミング放電で視認される輝度は非常に低くなり、同放電が発光コントラストに悪影響を及ぼすことを抑制することができる。この結果、第2サブフィールド以降では第1プライミングの期間 (I) ~書き込みの期間 (IV) で、放電維持電極 x'_n 、 y'_n は一貫して放電に関与しないことになるので、放電維持の期間 () の始点において放電維持電極 x'_n 、 y'_n の上部には、1つ前のサブフィールドの放電維持の期間 (V) の終点で蓄えられていた負電荷、正電荷がほぼそのままの状態に残ることになる。

【0054】従って、第1サブフィールドの書き込みの期間 (IV) で説明した原理と同様に、第2サブフィールド以降でも放電維持の期間 (V) において、所望の画像の“大きい維持放電”を得ることができる。

【0055】実施の形態3. 実施の形態3は、プラズマディスプレイパネルの最初の画面（メインフレーム）における全てのサブフィールド（SF1~SF8）が終了して次の画面（メインフレーム）に入ったときの動作に関するものである。

【0056】次の画面（メインフレーム）の第1サブフィールドに入った時、第2プライミングの期間 (II) において改めて x'_n 、 y'_n に図2の破線で示した入力印を加する。しかし、画面が変わる度に、1回だけとはいえ発光コントラストにとって大きな障害となる第2プライミングの期間 (II) における大きいプライミング放電を発生させるのは好ましくない。そこで、この大きいプライミング放電の発生を間引く、即ち、画面が変わる度に放電を発生させるのではなく、複数の画面につき1回だけにする。この結果、発光コントラストを改善することができる。

【0057】実施の形態4. 実施の形態4は、プラズマディスプレイパネルにおいて、画面（メインフレーム）の移り変わりを通じて全く放電を行われていない放電セルにおいて、放電が行われるときに備えて、放電維持電極 x'_n 、 y'_n 上のカソード膜5の表面における負電荷および正電荷の自然消滅を防止するための動作に関するものである。

【0058】余りに多くの画面の移り変わりを通して放

電維持電極 x'_n 、 y'_n が第2プライミングの期間 (II) に関与しないとすると、画面のソフトウェアの事情から、その間放電維持の期間 (V) の維持放電を全く起こさないようなセルがあると、比較的長い時間をかけて x'_n 、 y'_n の上部から負電荷、正電荷が自然に目減りしていくという現象が無視できなくなる。

【0059】これらの電荷が一定量以下になると、次に書き込みの期間 (IV) でその放電セルが選択された時に、放電維持の期間 (V) において、放電維持電極 x'_n 、 y'_n が放電に参加しないという事態が起こりうる。また、第2プライミングの期間 (II) における大きいプライミング放電の間引きを行うと、このプライミング放電の周波数がメインフレーム周波数を下回ることになるので、低階調表示においてフリッカ雑音の発生が顕在化するという問題もはらんでいる。

【0060】従って、表示の安定性を重視するために、各画面毎に第2プライミングの期間 (II) における大きいプライミング放電を1回だけでも挿入するのが望ましい。このように、発光コントラストと表示安定性のどちらを重視するかは、プラズマディスプレイパネルの使われる用途に応じて決定すべき事項である。

【0061】実施の形態5. 図7は、この発明の実施の形態5に係るプラズマディスプレイパネルの構造を概略的に示す断面図である図7に示すように、誘電体層4を被覆するように一様に形成された保護膜としてのカソード膜5の後面側（図中上側）には、相隣接する走査線の境界部において、カソード膜5が直接放電に触れないようにするために、各走査線の境界に沿って放電不活性膜14が形成されている。放電不活性膜14は、A12O3やTiO2等の放電に不活性な材料を主成分とする膜であり、通常透光性を有するものである。従って、各走査線の境界において、誘電体層4は、放電不活性膜14およびカソード膜5からなる2重の膜によって、ガス放電空間から保護されている。また、図7に示す構造に限らず、カソード膜5を形成する前に、誘電体層4上に直接放電不活性膜14を一様に形成して、その後、各走査線の境界を避けるようにしてカソード膜5を放電不活性膜14の上にパターン形成してもよい。以上、プラズマディスプレイパネルがこのような不活性膜を有する場合には、各走査線の中心部に2重の保護膜が置かれ、各走査線の境界では放電不活性膜14が単層で保護膜の役割を担う構造となる。

【0062】本発明のプラズマディスプレイパネルによれば、従来は1本であった個々の放電維持電極 x_n あるいは y_n を2本に分割した構造としているので、放電維持電極（あるいは走査線）などのパターン密度が従来の2倍になる。このように走査線が高密度のものになると、走査線の境界を挟んで位置する放電維持電極 $x'_n + 1$ と y'_n との距離を相隣接する走査線の境界において放電干渉が起こらない程度に広く取ることがより困難

になるという可能性があるが、放電不活性膜 14 は、本出願人の先願（特願平 7-256262 号、特開平 9-102280 号）に詳細を説明してあるが、隣接する走査線間での放電干渉を抑える機能を発揮するものである。走査線の高密度化に対応するのに有利な構造を有することになる。

【0063】実施の形態 6. 図 8 は、この発明の実施の形態 6 に係るプラズマディスプレイパネルの構造を概略的に示す断面図である。図 1 および図 7 に示したように、いずれの走査線においても、走査線を構成している電気的に分割された放電維持電極が、走査線番号 n の進む方向に $x' n$ 、 $x n$ 、 $y n$ 、 $y' n$ あるいは $y' n$ 、 $y n$ 、 $x n$ 、 $x' n$ の順に配列されている。通常、これらの放電維持電極を外部電極に接続するための端子部を前面ガラス基板 1 上に設ける必要があるが、その場合、相隣接する端子間に電位差が高い周波数で印加されるのを避けるため、 $\{x' n\}$ と $\{x n\}$ の電極群を同一の方向に引き出し、 $\{y n\}$ と $\{y' n\}$ の電極群を $\{x' n\}$ と $\{x n\}$ とは異なる方向に共に引き出すのが望ましい。しかし、図 1 や図 7 の放電維持電極の配列順においては、端子部のパターン密度も従来構造の 2 倍になるので、走査線が高密度になると、高密度となる端子部における実装が問題となることがある。

【0064】しかし、図 8 に示すように、この発明の実施の形態 6 に係るプラズマディスプレイパネルにおいては、電気的に分割された放電維持電極を走査線番号 n の進む方向に放電維持電極を $x' n$ 、 $x n$ 、 $y n$ 、 $y' n$ の順に並べた走査線と、 $y' n+1$ 、 $y n+1$ 、 $x n+1$ 、 $x' n+1$ の順に並べた走査線とを交互に配列して走査線群を形成している。この配列によれば、放電維持電極 $\{x' n\}$ と $\{x n\}$ の端子部への引き出しの配列は $\dots x n-1$ 、 $x' n-1$ 、 $x' n$ 、 $x n$ 、 $x n+1$ 、 $x' n+1 \dots$ となり、隣接する放電維持電極 x' 同士および x 同士を端子部で一体化することができ、この結果、従来構造並み（即ち図 1 及び図 7 に示す場合の約半分）の実装密度にすることができる。また、放電維持電極 $\{y' n\}$ と $\{y n\}$ の端子部への引き出し配列は $\dots y' n-1$ 、 $y n-1$ 、 $y n$ 、 $y' n$ 、 $y' n+1$ 、 $y n+1 \dots$ となり、隣接する放電維持電極 y' 同士を端子部で一体化することで従来構造比 1.5 倍（即ち図 1 及び図 7 に示す場合の約 4 分の 3）の実装密度にとどめることができる。以上より、この発明の実施の形態 6 に係るプラズマディスプレイパネルによれば、パターン密度を向上させながらも、端子部の実装密度を抑えることができるので、製造が容易で高性能なプラズマディスプレイパネルを提供することができる。

【0065】実施の形態 7. 図 9 は、この発明の実施の形態 7 に係るプラズマディスプレイパネルの構造を概略的に示す断面図である。図 9 に示すように、相隣接する

放電維持電極 $x n$ および $x (n-1)$ と、 $y n$ および $y (n-1)$ の間には、共有のバス電極 15 である x' および y' がそれぞれ配設されており、これらのバス電極 15 (x' 、 y') は、相隣接する走査線の境界で共有する透明電極 16 の上に形成されている。このような構造においては、図 8 の構造で $x' n$ および $x' (n-1)$ 、あるいは $y' n$ および $y' (n-1)$ が相隣接する走査線の境界を挟んで隣接していたものに対して、 x' 電極あるいは y' 電極を相隣接する走査線の境界でパターンとして共有するものとしている。但し、それだけでは本出願人の先願（特願平 9-60930 号）に詳細を説明したように、相隣接する走査線の境界における放電干渉が避けられないので、実施の形態 5（図 7 参照）と同様に、相隣接する走査線の境界の保護膜 5 の後面側に、放電不活性な材料からなる膜で構成される放電不活性膜 14 を形成してある。

【0066】このような構造を用いることにより、バス電極 15 のパターン密度に関しては、実施の形態 1 ないし 6 においては従来構造比の 2 倍であったのに比べ、同 1.5 倍にとどめることができる。従って、走査線の高密度化に有利な構造を得ることができる。また、蛍光体 8 の発光を遮るバス電極の面積占有率が走査線の高密度化に連動して増加すると、表示発光効率が低下していくという問題があるが、それに関してもこの実施の形態 7 では大きく改善できる。すなわち、隣接走査線間で共有している x' あるいは y' のバス電極 15 を、蛍光体 8 の発光強度の弱い、相隣接する走査線の境界に配置しているので、蛍光体 8 の発光をより有効に表示することができる。また、当該境界に位置する 1 本の太い共有バス電極 15 (x' 、 y') の遮光性により、物理的に発光セルが区画される構造となるので、表示上の画素の独立性が増して画質を向上させることもできる。さらに、相隣接する走査線の境界における放電維持電極間ギャップが無くなった分、共有バス電極 15 の幅は実施の形態 1 ないし 6 に示したバス電極 13 の幅の 2 倍以上にもできるので、放電維持電極 x および y に比べて相対的に大きな電流を負う放電維持電極 x' 、 y' に流れる電流の許容量を増すためにも有利な構造を得ることができる。

【0067】

【発明の効果】この発明のプラズマディスプレイパネルは、アドレス電極が設けられた背面ガラスと対向する前面ガラス上に、アドレス電極と直交する走査線方向に沿って設けられた複数の放電維持電極対を備え、放電維持電極対のそれぞれの放電維持電極 $x n$ 、 $y n$ は、それぞれ走査線方向に電気的に分割してなる放電維持電極 $x' n$ および $x n$ 、 $y n$ および $y' n$ から構成されていることを特徴とするので、ブライミング放電や消去放電に際しては基本的に、放電維持電極 $x n - y n$ のみで小さい放電を行うことにより、消費電力を低減させるとともに黒表示輝度を低下させることにより、発光コントラスト

を向上させることができる。

【0068】また、上記放電維持電極 x_n および y_n は、遮光性を有する電極であり、放電維持電極 x'_n および y'_n は、透明電極を備えることを特徴とするので、放電維持電極 x_n 、 y_n のみで放電を行う際は、当該放電による蛍光体の発光を遮光性を有する電極で遮ることができる、また、放電維持電極 x_n 、 x'_n 、 y_n 、 y'_n の全ての電極間で放電を行う際には、従来と同レベルの表示輝度を確保することができる。

【0069】また、上記電氣的に分割された放電維持電極は、走査線番号 n の進む方向に x'_n 、 x_n 、 y_n 、 y'_n もしくは y'_n 、 y_n 、 x_n 、 x'_n (n は自然数)の順に配列されていることを特徴とするので、放電維持電極 x_n 、 y_n のみで小さな放電を行うことができるとともに、放電維持電極 x_n 、 x'_n 、 y_n 、 y'_n のすべての電極間で大きな放電を行うことができる。

【0070】また、駆動に際し、上記放電維持電極 x_n と y_n にプライミングパルス並びに消去パルスを供給するタイミングにおいて、放電維持電極 x'_n と y'_n にはプライミングパルス並びに消去パルスを毎回供給しないことを特徴とするので、プライミング放電や消去放電を小さい放電とし、発光コントラストを改善することができる。

【0071】また、上記放電維持電極 x'_n と y'_n には消去パルスを全く供給しないことを特徴とするので、消去放電をすべて小さい放電とし、発光コントラストを改善することができる。

【0072】また、複数のサブフィールドにより構成されるメインフレームが変わる毎に、放電維持電極 x'_n と y'_n にプライミングパルスを1つのサブフィールドについてのみ供給することを特徴とするので、表示の安定性を損なうことなく発光コントラストを改善することができる。

【0073】また、複数のサブフィールドにより構成される一連のメインフレームの一部に放電維持電極 x'_n と y'_n にプライミングパルスを全く供給しないメインフレームを設定したことを特徴とするので、発光コントラストをさらに改善することができる。

【0074】また、上記走査線を順次走査しながらアドレス電極に画像データを入力して書き込みを行う際に、上記維持放電電極 x_n — y_n 間だけで放電を行い、 x'_n 、 y'_n は放電に参加しないことを特徴とするので、消費電力を低減させることができる。

【0075】また、上記放電維持電極対 X_n 、 Y_n を被覆する誘電体層と、誘電体層を被覆する保護膜とをさらに備えるプラズマディスプレイパネルであって、保護膜の後面側の表面を各走査線の境界に沿って、放電に不活

性な材料で構成される不活性膜で構成したことを特徴とするので、相隣接する放電空間における放電の干渉を抑制することにより、本発明における維持放電電極端子部の実装密度が高くなるのを緩和することができる。

【0076】また、上記走査線番号 n の進む方向に、走査線を構成する電氣的に分割された放電維持電極が、 x'_n 、 x_n 、 y_n 、 y'_n の順に並んでいる走査線と y'_n 、 y_n 、 x_n 、 x'_n の順に並んでいる走査線とを交互に配列した部分を有することを特徴とするので、隣接走査線間での放電干渉を抑え、本発明が走査線の高密度化に対応するのに有利な構造となる。

【0077】さらに、相隣接する走査線の境界で、 x'_n と y'_n の少なくとも一方の放電維持電極を共有している部分を有することを特徴とするので、本発明におけるバス電極のパターン密度の緩和、発光効率の向上、画素区画の明確化、 x' 、 y' に流せる電流許容量の増加の効果が得られる。

【図面の簡単な説明】

【図1】 この発明の実施の形態1に係るプラズマディスプレイパネルの構造を概略的に示す断面図である。

【図2】 この発明の実施の形態1に係るプラズマディスプレイパネルを動作させる際に各電極に印加するパルス電圧を時系列で表すタイムチャートである。

【図3】 従来の面放電型プラズマディスプレイパネルの構造を表す図である。

【図4】 従来のプラズマディスプレイパネルの走査線に垂直な断面を示す図である。

【図5】 256階調のカラー画像を得るための画面のフィールド分割の一例を示した概念図である。

【図6】 各サブフィールドにおいてアドレス電極(W電極)、放電維持電極 X_n 、 Y_n に印加されるパルスのタイミングチャートの一例を示す図である。

【図7】 この発明の実施の形態5に係るプラズマディスプレイパネルの構造を概略的に示す断面図である。

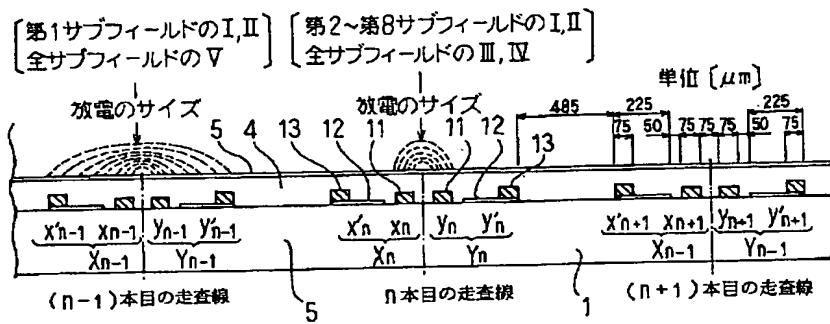
【図8】 この発明の実施の形態6に係るプラズマディスプレイパネルの構造を概略的に示す断面図である。

【図9】 この発明の実施の形態7に係るプラズマディスプレイパネルの構造を概略的に示す断面図である。

【符号の説明】

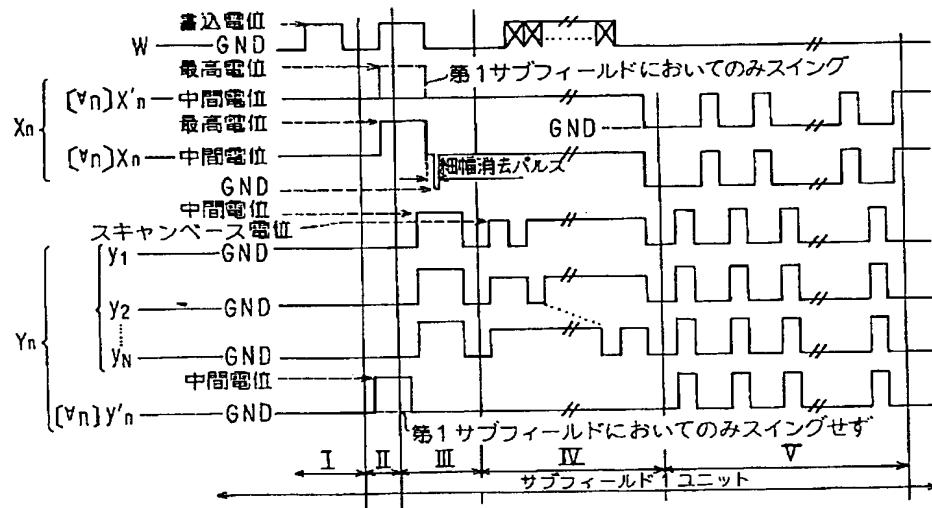
1 前面ガラス、5 カソード膜(保護膜)、8 アドレス電極、10 背面ガラス、11 バス電極(x_n 、 y_n)、12 透明電極(x'_n 、 y'_n)、13 バス電極(x'_n 、 y'_n)、 X_n 、 x_n 、 x'_n 、 Y_n 、 y_n 、 y'_n 放電維持電極、14 放電不活性膜、15 共有バス電極(x' 、 y')、16 共有透明電極。

【図1】



11: バス電極 (X_n, Y_n)
 12: 透明電極
 13: バス電極 (X'_n, Y'_n)
 $X_n, Y_n, X_n, X'_n, Y_n, Y'_n$: 放電維持電極

【図2】



【図4】

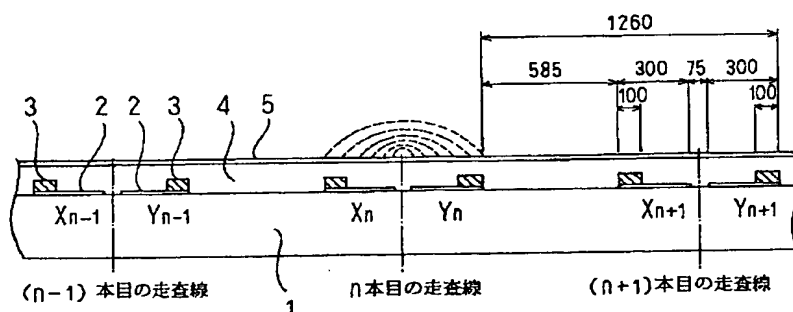


Figure 1: Main frame (1 bay) and sub-field. The diagram shows a cross-section of a building frame with columns and beams. The main frame is labeled "メインフレーム (1画面)" and the sub-field is labeled "サブフィールド". The diagram is divided into sections I, II, III, IV, and V. The main frame consists of columns 1SF through 8SF. The sub-field is located between columns 7SF and 8SF. The diagram is labeled "前画面" (Front View) on the left and "次画面" (Next View) on the right.

Address 各込電位

W電極 GND

Wright 最高電位

中間電位

全Xn電極 GND

中間電位

スキャンベース電位

Y1電極 GND

Y2電極 GND

Yn電極 GND

細幅消去パルス

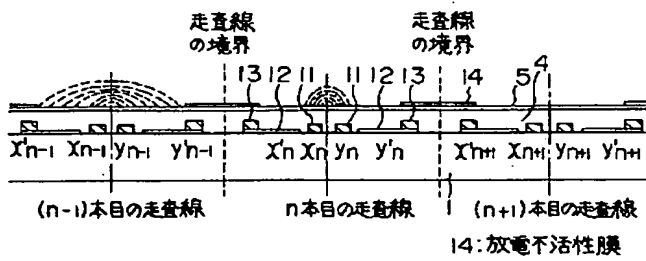
I II III IV V

サブフィールド1ユニット

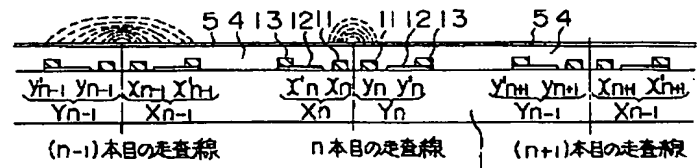
備込

I : 第1プライミング
II : 第2プライミング
III : 細幅消去
IV : 音込
V : 維持

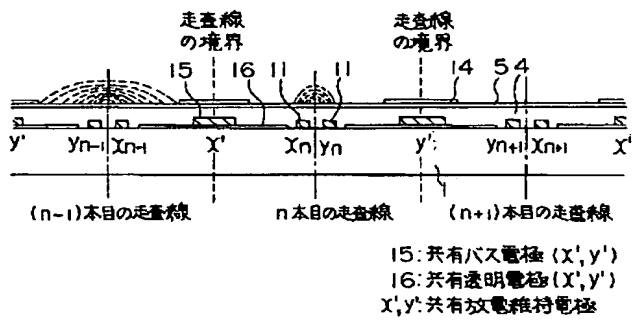
【図 7】



【図 8】



【図 9】



DETAILED DESCRIPTION OF THE INVENTION

[0001]

INDUSTRIAL FIELD OF INVENTION

The present invention pertains to a plasma display panel provided with an electrode structure which improves light-emission contrast of the display screen.

[0002]

PRIOR ART

FIG. 3 is a drawing showing the structure of a conventional plane discharge plasma display panel. In the drawing, strip-like discharge sustain electrodes X_n and Y_n are disposed on front glass panel 1. Furthermore, the discharge sustain electrodes are arrayed in the order $X_n, Y_n, X_{n+1}, Y_{n+1} \dots$, but they function the same if arrayed in the order $Y_n, X_n, Y_{n+1}, X_{n+1} \dots$. Discharge sustain electrodes X_n and Y_n both consist of strip-like transparent electrode 2 and bus electrode 3, which supplies electrical power to transparent electrode 2. Also, discharge sustain electrodes X_n and Y_n are covered by dielectric layer 4; provided atop dielectric layer 4 is cathode film 5, which consists of an MgO film and functions as a discharge cathode.

[0003]

Provided atop cathode film 5 is partition 7, which divides discharge space 6 in a direction orthogonal to discharge sustain electrodes X_n and Y_n . Address electrode 8 is provided between partitions 7 and parallel to partitions 7 in order to select an emission region in discharge space 6. Furthermore, discharge space 6 is filled with a gas combining Ne and Xe. In addition, phosphor 9R (red), 9G (green), and 9B (blue) are provided to repeat in that order on the wall of the discharge space side of partition 7 and address electrode 8. Furthermore, in the drawing rear glass panel 10 is provided on the upper surface of partition 7 and address electrode 8.

[0004]

Thus the n^{th} scan line consists of discharge sustain electrodes X_n and Y_n , and the place where the scan line and address electrode 8's projection intersect in discharge space 6 forms a discharge cell which creates an electrical discharge. That is, a plasma display panel is constituted as discharge cells disposed in a matrix.

[0005]

FIG. 4 is a drawing showing a vertical section of a conventional plasma display panel's scan line. However, partition 7, address electrode 8, phosphors 9R and 9G and 9B, and rear glass panel 10 are omitted from the drawing. Also, the dimensions shown are an example of dimensions for a 40-inch VGA type of plasma display panel; the unit is μm . As shown in FIG. 4, the n^{th} scan line is located in the center of the pair of discharge sustain electrodes X_n and Y_n .

[0006]

Next we shall explain the operation of this conventional plasma display panel. FIG. 5 is a schematic drawing showing one example of screen field division in order to obtain an image with 256 color gradations. In this case, one screen (main frame) consists of eight individual subfields (first SF ~ eighth SF). Each subfield consists of first priming period (I), second priming period (II), narrow erase period (III), write period (IV), and discharge sustain period (V).

[0007]

Periods I~IV are the same in each subfield, but a ranking is applied to each subfield with regard to the discharge sustain period (V). The $(N+1)^{\text{th}}$ subfield's discharge sustain period (V) is nearly $2x$ that of the N^{th} subfield's discharge sustain period (V) (N is a natural number). In each subfield's write period (IV), the cell selected by applying a pulse-like voltage to address electrode 8 creates a sustained discharge just for the number of sustain pulses applied in discharge sustain period (V), so the number of sustain pulses is nearly proportional to the length of discharge sustain period (V).

[0008]

Therefore the emission brightness of the cell selected in write interval (IV) nearly doubles when the subfield advances by 1. By combining select/not select in each subfield the light emission brightness can be controlled to $2^8=256$ levels, thereby producing 256 gradations in the main frame.

[0009]

FIG. 6 is a drawing showing one example of a timing chart for pulses applied to the address electrode (W electrode) and discharge sustain electrodes X_n and Y_n in each subfield. A priming discharge occurs between discharge sustain electrodes X_n - Y_n in all

discharge cells in the course of first priming period (I) and second priming period (II). Then an erase discharge occurs between discharge sustain electrodes X_n - Y_n in narrow erase period (III), whereby the charge created on the surface of cathode film 5 above discharge sustain electrodes X_n and Y_n is largely eliminated, so information recorded in the discharge cell selected in the previous subfield is reset.

[0010]

Then, during write period (IV), Y_n electrodes are swung in sequence on each scan line, and synchronized with this, select/not select pixel signals are applied to each cell's W electrode, and a write discharge occurs between X_n - Y_n in the selected cell. Then, during discharge sustain period (V), the discharge cell in which this write discharge occurred experiences a number of sustain discharges corresponding to the number of sustain pulses applied to discharge sustain electrodes X_n and Y_n , and discharge cells which were not selected during write period (IV) do not have a sustain discharge during discharge sustain period (V). Any discharge cell can be optionally selected in this manner, so it is possible to obtain the desired pixel.

[0011]

In this sort of plasma display panel, discharge cells not selected in write period (IV) do not emit light because electrical discharge does not occur during discharge sustain period (V), so they display black. Also, the higher the ratio (light-emission contrast) between emission brightness (maximum brightness) in discharge cells selected in write period (IV) and black display brightness in discharge cells not selected in write period (IV) the sharper the image produced. Therefore, in order to increase the image quality of a plasma display panel it is necessary to increase the light-emission contrast value.

[0012]

PROBLEMS THE INVENTION IS TO SOLVE

One method of increasing the light-emission contrast value is to increase the overall number of sustain pulses applied during write period (IV) and improve contrast by increasing the maximum brightness. But this increases power consumption and increases the amount of heat generated by the plasma display panel, so there are limits on the light-emission contrast value.

[0013]

In the operational sequence described above, "black" display is obtained by not selecting discharge cells in any subfield during write period (IV). However, even discharge cells not selected in write period (IV) experience priming discharges in first priming period (I) and second priming period (II) and an erase discharge in erase period (III), and these cause light emission, so it is difficult to reduce the black display brightness level.

[0014]

Also, as seen in FIG. 4, the priming discharge and erase discharge in first priming period (I) and second priming period (II) and narrow erase period (III) create discharges over the entire electrode width of the discharge sustain electrodes X_n and Y_n , just like the sustain discharge in discharge sustain period (V). The amplitude of the pulses applied between discharge sustain electrodes X_n - Y_n in second priming period (II) and narrow erase period (III) is particularly high, so the emission brightness due to a single discharge is generally higher than the emission brightness of the sustain discharge.

[0015]

Therefore in a conventional plasma display panel the practical limit for emission contrast is about 50:1. However, an light-emission contrast of 50:1 is inadequate for representing tiny brightness differentials in the low-gradation region. Thus the problem is that it is difficult to achieve high enough light-emission contrast in a conventional plasma display panel without the problems of increasing power consumption or increasing the amount of heat generated by the plasma display panel.

[0016]

Therefore, the object of the present invention is to provide a plasma display panel which improves light-emission contrast while suppressing increases in power consumption and heat generation.

[0017]

MEANS FOR SOLVING THE PROBLEM

The present invention is a plasma display panel comprising a plurality of discharge sustain electrode pairs disposed on a front glass panel opposite a rear glass panel provided with address electrodes and disposed along scanning lines in the direction

orthogonal to the address electrodes, and is characterized in that the respective discharge sustain electrodes X_n and Y_n of the aforesaid discharge sustain electrode pairs consist of discharge sustain electrodes $x'_n + x_n$ and $y_n + y'_n$ electrically separated in the respective scan line direction.

[0018]

The present invention is also characterized in that the aforesaid discharge sustain electrodes x_n and y_n are light-blocking electrodes, and discharge sustain electrodes x'_n and y'_n are transparent electrodes.

[0019]

The present invention is also characterized in that the aforesaid electrically separated discharge sustain electrodes are arrayed in the sequence x'_n, x_n, y_n, y'_n or y'_n, y_n, x_n, x'_n (n is a natural number) in the direction of progress of scan line number n .

[0020]

The present invention is also characterized in that in the timing which supplies a priming pulse and an erase pulse to the aforesaid discharge sustain electrodes x_n and y_n when driving them, a priming pulse and an erase pulse are not supplied every time to the aforesaid discharge sustain electrodes x'_n and y'_n .

[0021]

The present invention is also characterized in that no erase pulse whatsoever is supplied to the aforesaid discharge sustain electrodes x'_n and y'_n .

[0022]

The present invention is also characterized in that each time a main frame consisting of a plurality of subfields changes, a priming pulse is supplied to the aforesaid discharge sustain electrodes x'_n and y'_n for only one subfield.

[0023]

The present invention is also characterized in that the main frame is set without supplying any priming pulse whatsoever to discharge sustain electrodes x'_n and y'_n in part of a series of main frames consisting of a plurality of subfields.

[0024]

The present invention is also characterized in that, while inputting and writing image data to address electrodes while sequentially scanning the aforesaid scan line,

electrical discharge occurs only between the aforesaid sustain discharge electrodes x_n - y_n , and x'_n and y'_n do not participate in the discharge.

[0025]

The present invention is also characterized in that the plasma display panel is additionally provided with a dielectric layer covering the aforesaid discharge sustain electrode pairs X_n and Y_n , and is provided with a protective film covering the dielectric layer, and the surface at the rear side of the aforesaid protective film consists of an inert film consisting of a material inert to electrical discharge and running along the boundary of each scanning line.

[0026]

The present invention is also characterized in that the aforesaid electrically separated discharge sustain electrodes which constitute the scan lines in the direction of progress of scan line number n have a portion which alternately arrays scan lines aligned in the sequence x'_n , x_n , y_n , y'_n with scan lines aligned in the sequence y'_n , y_n , x_n , x'_n .

[0027]

The present invention is also characterized in that it has a portion at the boundary of mutually adjacent scan lines where at least x'_n and y'_n share a discharge sustain electrode.

[0028]

EMBODIMENTS OF THE INVENTION

FIG. 1 is a sectional view showing a schematic of the structure of a plasma display panel in accordance with inventive embodiment 1. In the drawing, discharge sustain electrodes X_n and Y_n forming a plurality of discharge sustain electrode pairs are provided on front glass panel 1. In addition, discharge sustain electrodes X_n and Y_n are electrically separated along the scan line direction into discharge sustain electrodes $x_n + x'_n$ and $y_n + y'_n$ respectively. Furthermore, in this case the electrically separated discharge sustain electrodes are arrayed in the sequence x'_n , x_n , y_n , y'_n in the direction of advance of scan line number n , but the functions explained below do not vary even if the array sequence is y'_n , y_n , x_n , x'_n .

[0029]

Also, discharge sustain electrodes x_n and y_n are disposed so as to be mutually adjacent on either side of the n^{th} scan line with a gap of $75\ \mu\text{m}$. Also, as seen from the n^{th} scan line, discharge sustain electrodes x'_n and y'_n are respectively disposed to the outside of discharge sustain electrodes x_n and y_n with a gap of $50\ \mu\text{m}$. Discharge sustain electrodes x_n and y_n are light-blocking metal bus electrode 11, and discharge sustain electrodes x'_n and y'_n consist of transparent electrode 12 and light-blocking metal bus electrode 13. Seen from the n^{th} scan line, bus electrode 13 is provided on the outer side of transparent electrode 12.

[0030]

These discharge sustain electrodes X_n and Y_n are covered by dielectric layer 4; provided atop dielectric layer 4 is cathode film 5, which consists of MgO. Also provided atop cathode film 5 are partitions to divide the discharge space in the same manner as a conventional product, address electrodes provided between the partitions, three colors of phosphors (red, green, blue), and a rear glass panel, but these are omitted from the drawing. Furthermore, the dimensions noted in the drawing are an example of numerical values pertaining to a 40-inch VGA type plasma display panel, and the units for the aforesaid numerical values (discharge sustain electrode gaps) and other values too are all given in μm .

[0031]

FIG. 2 is a timing chart representing pulse voltage applied to each electrode as a time series when operating a plasma display panel in accordance with inventive embodiment 1. The screen field division system is the same as in a conventional plasma display panel (see FIG. 5). Furthermore, as shown in FIG. 2, the sequence for inputting pulse voltage to address electrode 8 is the same as in a conventional product (see FIG. 6), and the sequence for inputting pulse voltage to discharge sustain electrodes x_n and y_n too is the same as that shown for conventional discharge sustain electrodes X_n and Y_n (see FIG. 6). On the other hand, included [in this chart] is a pulse voltage input sequence for discharge sustain electrodes x'_n and y'_n which is independent of that for discharge sustain electrodes x_n and y_n .

[0032]

Next we shall explain the operation of a plasma display panel in accordance with inventive embodiment 1. In the first subfield's first priming period (I) and second priming period (II) discharge sustain electrodes $x'n$ and $y'n$ respectively shift to the same potential as discharge sustain electrodes x_n and y_n , as indicated by the dotted line in FIG. 2 (shift to the potential indicated by the dotted line only in the first subfield, and shift to the potential indicated by the solid line in the second subfield and thereafter).

[0033]

When this happens, discharge sustain electrodes $x'n$ and $y'n$ are at the same potential as discharge sustain electrodes x_n and y_n respectively, and the gap with discharge sustain electrodes x_n and y_n is a very small $50\text{ }\mu\text{m}$, so the potential at the surface of cathode film 5 above discharge sustain electrodes $x_n + x'n$ and $y_n + y'n$ is controlled by the potential of discharge sustain electrodes $x_n + x'n$ and $y_n + y'n$ respectively, and there is almost no effect from the potential of facing address electrode 8, which divides discharge space 6.

[0034]

Therefore discharge sustain electrode x_n and $x'n$ have a higher potential than discharge sustain electrode y_n and $y'n$, and an electrical field is created between discharge sustain electrodes $x_n - y_n$ and between $x'n - y'n$ going from discharge sustain electrodes x_n and $x'n$ toward discharge sustain electrodes y_n and $y'n$. In this sort of situation, if the priming discharge in the first subfield's first priming period (I) and second priming period (II) starts above the gap ($75\text{ }\mu\text{m}$) between discharge sustain electrodes $x_n - y_n$ where a strong electrical field is concentrated, the discharge occurs across the entire electrode width of discharge sustain electrodes X_n and Y_n . The size of this discharge is schematically shown at the position of the $(n-1)^{\text{th}}$ scan line in FIG. 1.

[0035]

Thus discharge sustain electrodes $x'n$ and $y'n$ also participate in the priming discharge in the second priming period, and a "large discharge" occurs between discharge sustain electrodes X_n and Y_n . The electrode surface area of discharge sustain electrodes X_n and Y_n is nearly the same as that of conventional discharge sustain electrodes X_n and

Yn, so this “large discharge” has a strength level nearly identical to that of the discharge between conventional discharge sustain electrodes Xn-Yn.

[0036]

Also, most of the electrode width of discharge sustain electrodes x'n and y'n is taken up by transparent electrode 12. Therefore, the aperture width for discharge-stimulated light emission by phosphor 9 is maintained at the same level as conventional discharge sustain electrodes Xn and Yn, so it is possible to obtain visually perceived emission strength that is nearly the same as that in a conventional discharge sustain electrode structure. Furthermore, at the end of the first subfield's second priming period, negative charges and positive charges are respectively accumulated at the surface of cathode film 5 above discharge sustain electrodes xn and x'n and discharge sustain electrodes yn and y'n respectively.

[0037]

Next, we shift to the first subfield's narrow erase period (III). As described above, the sequence for inputting pulse voltage to address electrode (8) is the same as in FIG. 6, and the sequence for inputting pulse voltage to discharge sustain electrodes xn and yn is the same as for conventional discharge sustain electrodes Xn and Yn respectively, so an erase discharge occurs between discharge sustain electrodes xn-yn, erasing most of the charge accumulated at the surface of cathode film 5 above discharge sustain electrodes xn and yn in the course of first priming period (I) and second priming period (II).

[0038]

This erase discharge happens in FIG. 2's narrow erase period (III) when the narrow erase pulse is applied to swing discharge sustain electrode xn's potential from maximum potential to GND, but yn needs to be at intermediate potential for this, so before applying the narrow erase pulse the discharge sustain electrode yn is raised from GND to intermediate potential. Meanwhile, the potential of discharge sustain electrode y'n is GND when the narrow erase pulse is applied to discharge sustain electrode xn, and the potential of discharge sustain electrode x'n is intermediate without applying the narrow erase pulse. Therefore discharge sustain electrodes x'n and y'n do not participate in the erase discharge, and the erase discharge is a “small discharge” which occurs only

between discharge sustain electrodes xn-yn (shown as the position of the nth scan line in FIG. 1).

[0039]

This “small discharge” is weak, so light emission by phosphor 9 is proportionally weak, so most of the light emitted by phosphor 9 is blocked by light-blocking metal bus electrode 2 [sic], which forms discharge sustain electrodes xn and yn. Therefore the erase-discharge-stimulated emission intensity visually perceptible from the display side of the plasma display panel is very low, and the opportunity for an erase discharge to impair light-emission contrast is greatly reduced. Furthermore, at the end of the first subfield’s narrow erase period (III), negative charges and positive charges remain as-is at the surface of cathode film 5 above discharge sustain electrodes x’n and y’n as accumulated on cathode film 5 during first priming period (I) and second priming period (II).

[0040]

Next we shift to the first subfield’s write period (IV). The sequence for inputting pulse voltage to address electrode 8 at this time is the same as in a conventional structure, and the sequence for inputting pulse voltage to discharge sustain electrodes xn and yn is the same as for conventional discharge sustain electrodes Xn and Yn respectively, so a write discharge is selectively created between discharge sustain electrodes xn-yn corresponding to the pixel signal applied to address electrode 8 in order to select an emission region. However, the potential of discharge sustain electrode y’n is held at GND and the surface of cathode film 5 has a positive charge, while the potential of discharge sustain electrode x’n is held at intermediate potential and the surface of cathode film 5 has a negative charge, so discharge sustain electrodes x’n and y’n do not participate in the write discharge.

[0041]

Therefore the write discharge is a “small discharge” which occurs only between xn-yn. As a result, at the end of the first subfield’s write period (IV), a negative charge and a positive charge respectively have accumulated above discharge sustain electrodes xn and yn of the discharge cell which experienced a write discharge (that is, which was selected using an address electrode) corresponding to a pixel signal, and the same sort of

charges have not accumulated above discharge sustain electrodes x_n and y_n of discharge cells which did not experience a write discharge (that is, which were not selected using an address electrode). Meanwhile, positive and negative charges which accumulated on the surface of cathode film 5 during the first priming period (I) and second priming period (II) remain almost as-is above discharge sustain electrodes x'_n and y'_n in all discharge cells, regardless of the pixel signal.

[0042]

Next we shift to the first subfield's discharge sustain period (V). At the beginning of discharge sustain period (V) the potential of all discharge sustain electrodes x_n , y_n , x'_n , y'_n is GND. A negative charge has accumulated above discharge sustain electrodes x_n and x'_n in discharge cells which experienced a write discharge in write period (IV), and a positive charge has accumulated above discharge sustain electrodes y_n and y'_n . First, when the potential of discharge sustain electrodes y_n and y'_n is raised from this state to intermediate potential, an electrical field is applied due to the accumulated charge, and a strong electrical field is created at the discharge space located above the gap between discharge sustain electrodes x_n - y_n , so a first large discharge occurs between discharge sustain electrodes X_n and Y_n .

[0043]

This is the same principle as the discharge created in the above-described first subfield's first priming period (I) and second priming period (II), so the size of the discharge is the entire electrode width (that is, all of X_n - Y_n) of discharge sustain electrodes x_n and x'_n and discharge sustain electrodes y_n and y'_n . This first sustain discharge ends when a constant positive charge accumulates above discharge sustain electrode X_n and a negative charge accumulates above discharge sustain electrode Y_n . Thus a constant positive charge and negative charge accumulate above discharge sustain electrodes $x_n + x'_n$ and $y_n + y'_n$.

[0044]

Next, after the potential of discharge sustain electrode Y_n returns to GND, if the potential of discharge sustain electrode X_n swings to intermediate potential, the charge created at cathode film 5 is related to the sustain electrode potential and its polarity becomes completely reversed from the initial sustain discharge. That is, there is a positive

charge above discharge sustain electrodes x_n and x'_n , but a negative charge accumulates above discharge sustain electrodes y_n and y'_n . If the potential of both discharge sustain electrodes x_n and x'_n is raised to intermediate potential while the potential of discharge sustain electrodes y_n and y'_n is held at GND, an electrical field is applied by the accumulated charge, and a strong electrical field is created at the discharge space located above the gap between discharge sustain electrodes x_n - y_n , so a second large discharge occurs following the first between discharge sustain electrodes X_n and Y_n .

[0045]

This second sustain discharge ends when a constant negative charge accumulates above discharge sustain electrode X_n and a positive charge accumulates above discharge sustain electrode Y_n . Subsequently this is repeated, and alternating the pulses applied to discharge sustain electrodes X_n and Y_n creates a "large sustain discharge."

[0046]

Meanwhile, the same sort of charge does not accumulate above the discharge sustain electrodes x_n and y_n in discharge cells which did not experience a write discharge in write period (IV), so there isn't enough electrical field strength to create a discharge in the discharge space above discharge sustain electrodes x_n - y_n , even if discharge sustain electrodes y_n and y'_n are raised together from that state to intermediate potential.

Therefore a sustain discharge is not created in these discharge cells, and discharge does not occur, even if pulses are subsequently applied to discharge sustain electrodes X_n and Y_n .

[0047]

As a result of this principle, it is possible to obtain the desired luminescent image through a large sustain discharge in the first subfield's discharge sustain period (V). Then, at the end of the first subfield's discharge sustain period (V), a negative charge and a positive charge respectively have accumulated above discharge sustain electrodes x_n and y_n of the discharge cells which experienced sustain discharge, while the same sort of charges have not accumulated above discharge sustain electrodes x_n and y_n of discharge cells which did not experience sustain discharge. Meanwhile, negative charges and positive charges remain at the surface of cathode film 5 above discharge sustain

electrodes x'n and y'n in all discharge cells, regardless of whether or not a sustain discharge occurred. The first subfield ends in this state.

[0048]

Next we progress to the second subfield and thereafter, repeating the same sort of operating sequence. In the second subfield's first priming period (I) a small discharge occurs only between discharge sustain electrodes xn-yn in discharge cells which experienced neither write discharge or sustain discharge in the first subfield. That is, discharge sustain electrodes x'n and y'n did not participate in the priming discharge in first priming period (I); this is the same discharge principle explained in the first subfield's write period (IV).

[0049]

Also, by continuing the first subfield's operating sequence as-is in the second subfield and thereafter, it is possible to greatly reduce the strength of light emitted by the erase discharge and achieve a constant improvement effect with regard to light-emission contrast.

[0050]

EMBODIMENT 2

Inventive embodiment 2 pertains to a plasma display panel which operates to reduce emission intensity in the second priming period (II) in the second subfield and thereafter.

[0051]

In the first embodiment's first subfield, reduction of emission intensity in second priming period (II) was not achieved, and this situation was exactly the same in the second subfield and thereafter. Therefore, in second priming period (II) from the second subfield onward, discharge sustain electrode x'n's potential is held at intermediate potential and does not swing to maximum potential, as indicated by the solid line in FIG. 2, and discharge sustain electrode y'n's potential is swung from GND to intermediate potential.

[0052]

Doing so means that even if a priming discharge occurs between discharge sustain electrodes xn-yn in second priming period (II), that discharge is prevented from

spreading between discharge sustain electrodes $x'n$ - yn or between discharge sustain electrodes xn - $y'n$. Therefore, discharge sustain electrodes $x'n$ and $y'n$ do not participate in second priming period (II) in the second subfield and thereafter, and discharge occurs only between discharge sustain electrodes xn - yn , so unlike subfield 1, a "small discharge" results.

[0053]

Therefore, from the second subfield onward, the brightness visible due to priming discharge in second priming period (II) is greatly reduced for a person observing the plasma display panel, and the effect of that discharge on light-emission contrast is suppressed. As a result, in first priming period (I) ~ write period (IV) in the second subfield and thereafter, discharge sustain electrodes $x'n$ and $y'n$ do not contribute at all to discharge, so at the start of discharge sustain period () [sic] the negative charge and positive charge which accumulated above discharge sustain electrodes $x'n$ and $y'n$ at the end of the previous subfield's discharge sustain period (V) remain essentially as-is.

[0054]

Therefore, based on the same principle as explained in the first subfield's write period (IV), a "large sustain discharge" can be obtained for the desired image in discharge sustain period (V) in the second subfield and thereafter.

[0055]

EMBODIMENT 3

Embodiment 3 pertains to the operation when inputting the next screen (main frame) at the end of all subfields (SF1~SF8) in the first screen (main frame) of a plasma display panel.

[0056]

When going to the next screen (main frame)'s first subfield, the input indicated by the dotted line in FIG. 2 is applied to $x'n$ and $y'n$ again in second priming period (II). However, this is a major problem for light-emission contrast if it happens even once, and it is not desirable to cause a large priming discharge in second priming period (II) each time the screen changes. So the occurrence of this large priming discharge is culled. That is, instead of creating a discharge each time the screen changes, it happens only once for a plurality of screens. As a result, light-emission contrast is improved.

[0057]

EMBODIMENT 4

Embodiment 4 pertains to the operation of a plasma display panel when discharge cells do not experience discharge at all in the course of changes in the screen (main frame). It pertains to preventing the spontaneous decrease in negative charge and positive charge at the surface of cathode film 5 above discharge sustain electrodes $x'n$ and $y'n$ when discharge takes place.

[0058]

When discharge sustain electrodes $x'n$ and $y'n$ are not involved in second priming period (II) in the course of many changes of the screen, if their discharge sustain period (V)'s sustain discharge does not take place at all because of the screen's software information, the negative charge and positive charge over $x'n$ and $y'n$ spontaneously decrease over a relatively long period, and this phenomenon cannot be ignored.

[0059]

When these charges fall below a fixed quantity, if that discharge cell is selected in the next write period (IV), a situation occurs in which discharge sustain electrodes $x'n$ and $y'n$ cannot participate in the next discharge sustain period (V). Also, if large priming discharges are culled in second priming period (II), the frequency of the priming discharge becomes less than the main frame frequency, so flicker and noise become apparent in low-gradation display.

[0060]

Therefore, in order to emphasize display stability, a large priming discharge should be input only once in second priming period (II) for each screen. The question of whether to emphasize light-emission contrast or display stability should be decided according to the application for which the plasma display panel will be used.

[0061]

EMBODIMENT 5

FIG. 7 is a sectional view showing the schematic structure of a plasma display panel in accordance with inventive embodiment 5. As shown in FIG. 7, discharge inert film 14 is formed at the back (up in the drawing) of cathode film 5, which is a protective film uniformly formed so as to cover dielectric layer 4. Discharge inert film 14 is formed

along the boundary of each mutually adjacent scan line so that cathode film 5 does not make direct contact with the discharge. Discharge inert film 14 is a film whose main component is a material inert to discharge, such as Al_2O_3 or TiO_2 , etc., and usually is transparent. Therefore, at the boundary of each scan line, dielectric layer 4 is protected from the gas discharge space by a double film consisting of discharge inert film 14 and cathode film 5. Also, this is not limited to the structure shown in FIG. 7. Before forming cathode film 5, it is possible to uniformly form discharge inert film 14 directly atop dielectric layer 4, and then pattern and form cathode film 5 atop discharge inert film 14 so as to avoid the boundary of each scan line. When a plasma display panel has this sort of inert film, a double protective film is positioned at the center of each scan line, and discharge inert film 14 is a single layer at the boundary of each scan line and takes the role of protective film.

[0062]

The present invention's plasma display panel has a structure in which discharge sustain electrodes X_n or Y_n , which are usually single, are split in two, so the pattern density of the discharge sustain electrodes (or scan lines) is twice that of a conventional product. When scan lines become high density in this manner, the possibility arises of it being difficult to widen the distance between discharge sustain electrodes x'_{n+1} and y'_n , which are located at the boundary of a scan line, enough so that discharge interference does not occur at the edge of mutually adjacent scan lines. But discharge inert film 14 realizes the function of suppressing discharge interference between adjacent scan lines, as is explained in detail in previous applications by the applicants (Patent Application Hei 7-256262, Laid-open Patent Application Hei 9-102280), so this is an effective structure for dealing with higher scan line density.

[0063]

EMBODIMENT 6

FIG. 8 is a sectional view schematically showing the structure of a plasma display panel in accordance with inventive embodiment 6. As shown in FIG. 1 and FIG. 7, in any scan line the electrically separated discharge sustain electrodes which constitute the scan line are arrayed in the sequence x'_n , x_n , y_n , y'_n or y'_n , y_n , x_n , x'_n in the direction of progress of scan line number n . Normally it is necessary to provide a terminal on front

glass panel substrate 1 for connecting these discharge sustain electrodes to external electrodes, but in this case, in order to avoid applying high-frequency electrical potential between mutually adjacent terminals, the $\{x'n\}$ and $\{xn\}$ electrode group is led out in the same direction, and the $\{yn\}$ and $\{y'n\}$ electrode group is led out in a different direction than $\{x'n\}$ and $\{xn\}$. However, in the discharge sustain electrode array sequence in FIG. 1 and FIG. 7 the terminal unit pattern density is twice that of a normal structure, so mounting becomes a problem in the high density terminal unit when scan lines are high density.

[0064]

However, as shown in FIG. 8, in a plasma display panel in accordance with inventive embodiment 6 the scan line groups are formed so that scan lines which arrange the electrically separated discharge sustain electrodes in the sequence $x'n$, xn , yn , $y'n$ in the direction of progress of scan line number n alternate with discharge sustain electrodes arranged in the sequence $y'n+1$, $yn+1$, $xn+1$, $x'n+1$. Through this arrangement the terminal lead-out arrangement of discharge sustain electrodes $\{x'n\}$ and $\{xn\}$ becomes $\dots xn-1$, $x'n-1$, $x'n$, xn , $xn+1$, $x'n+1 \dots$ and adjacent discharge sustain electrode x' pairs and x pairs can be integrated at the terminal unit, and as a result the mounting density is the same as in a conventional structure (that is, about half for the cases shown in FIG. 1 and FIG. 7). Also, the terminal lead-out arrangement of discharge sustain electrodes $\{yn\}$ and $\{y'n\}$ becomes $\dots y'n-1$, $yn-1$, yn , $y'n$, $y'n+1$, $yn+1 \dots$ and mounting density equal to 1.5 times that of the conventional structure (that is, about $\frac{3}{4}$ in the cases shown in FIG. 1 and FIG. 7) can be achieved by integrating adjacent discharge sustain electrode y' pairs at the terminal unit. By doing this, a plasma display panel in accordance with inventive embodiment 6 suppresses terminal unit mounting density, even when pattern density increases, so it provides a plasma display panel which is easy to manufacture and which has high performance.

[0065]

EMBODIMENT 7

FIG. 9 is a sectional view schematically showing the structure of a plasma display panel in accordance with inventive embodiment 7. As shown in FIG. 9, x' and y' , which are shared bus electrodes 15, are respectively disposed between mutually adjacent

discharge sustain electrodes x_n and $x_{(n-1)}$ and between y_n and $y_{(n-1)}$ [sic]. These bus electrodes 15 (x' , y') are formed atop transparent electrode 16 at the boundary of mutually adjacent scan lines. In contrast to FIG. 8's structure, where x'_n and $x'_{(n-1)}$ or y'_n and $y'_{(n-1)}$ [sic] were adjacent at the boundary of adjacent scan lines, in this sort of structure the x' electrode or the y' electrode share a common pattern at the boundary of mutually adjacent scan lines. However, this alone does not avoid discharge interference at the boundary of mutually adjacent scan lines, as was explained in detail in a previous application by the applicants (Patent Application Hei 9-60930), so in the same manner as in Embodiment 5 (see FIG. 7) discharge inert film 14, which consists of a film of discharge inert material, is formed at the rear surface of protective film 5 at the boundary of mutually adjacent scan lines.

[0066]

By using this sort of structure it is possible to increase the bus electrode 15 pattern density 1.5x relative to the conventional structure ratio, compared to the 2x increase of Embodiments 1~6. Therefore it provides a useful structure for high density scan lines. Also, there is a problem in that the area occupied by the bus electrode, which blocks light emitted by phosphor 8 [sic], is linked to scan line density, and when this percentage increases, display emission efficiency decreases, but Embodiment 7 greatly improves this too. That is, the x' and y' bus electrodes 15, which are shared between adjacent scan lines, are situated at the boundary of mutually adjacent scan lines, where the light emission intensity of phosphor 8 [sic] is weak, so phosphor 8's [sic] light emission can be more effectively displayed. Also, the light-blocking properties of one thick shared bus electrode 15 (x' , y') located at this boundary provide a structure which physically divides the light-emitting cells, so isolation of pixels in the display increases and image quality is improved. In addition, there is no gap between discharge sustain electrodes at the boundary of mutually adjacent scan lines, so the width of shared bus electrode 15 can be 2x or more of the width of bus electrode 13 shown in Embodiments 1~6, thereby increasing the allowed current flowing in discharge sustain electrodes x' and y' , which can handle a relatively larger current, compared to discharge sustain electrodes x and y , so it provides an advantageous structure.

[0067]

EFFECT OF THE INVENTION

The inventive plasma display panel comprises a plurality of discharge sustain electrode pairs disposed on a front glass panel opposite a rear glass panel provided with address electrodes and disposed along scanning lines in the direction orthogonal to the address electrodes, and is characterized in that the respective discharge sustain electrodes X_n and Y_n of the discharge sustain electrode pairs consist of discharge sustain electrodes $x'n + x_n$ and $y_n + y'n$ electrically separated in the respective scan line direction.

Therefore a small discharge occurs only between discharge sustain electrodes x_n - y_n , so power consumption is reduced and black display brightness is lowered, so light-emission contrast can be improved.

[0068]

Also, the present invention is characterized in that the aforesaid discharge sustain electrodes x_n and y_n are light-blocking electrodes, and discharge sustain electrodes $x'n$ and $y'n$ are transparent electrodes, when discharge occurs only at discharge sustain electrodes x_n and y_n , phosphor light emission due to this discharge is blocked by the light-blocking electrodes, and when discharge occurs between all electrodes—discharge sustain electrodes x_n , $x'n$, y_n , $y'n$ —the same level of display brightness is ensured as in a conventional structure.

[0069]

Also, the present invention is characterized in that the aforesaid electrically separated discharge sustain electrodes are arrayed in the sequence $x'n$, x_n , y_n , $y'n$ or $y'n$, y_n , x_n , $x'n$ (n is a natural number) in the direction of progress of scan line number n , so a small discharge can occur at discharge sustain electrodes x_n and y_n only, and a large discharge can occur between all electrodes: discharge sustain electrode x_n , $x'n$, y_n , $y'n$.

[0070]

Also, the present invention is characterized in that in the timing which supplies a priming pulse and an erase pulse to the aforesaid discharge sustain electrodes x_n and y_n when driving them, a priming pulse and an erase pulse are not supplied every time to discharge sustain electrodes $x'n$ and $y'n$, so the priming discharge and erase discharge are small discharges, and light-emission contrast is improved.

[0071]

Also, the present invention is characterized in that no erase pulse whatsoever is supplied to the aforesaid discharge sustain electrodes $x'n$ and $y'n$, so all erase discharges are small discharges, and light-emission contrast is improved.

[0072]

Also, the present invention is characterized in that each time a main frame consisting of a plurality of subfields changes, a priming pulse is supplied to the aforesaid discharge sustain electrodes $x'n$ and $y'n$ for only one subfield, so light-emission contrast is improved without impairing display stability.

[0073]

Also, the present invention is characterized in that the main frame is set without supplying any priming pulse whatsoever to discharge sustain electrodes $x'n$ and $y'n$ in part of a series of main frames consisting of a plurality of subfields, so light-emission contrast is improved.

[0074]

Also, the present invention is characterized in that, while inputting and writing image data to address electrodes while sequentially scanning the aforesaid scan line, electrical discharge occurs only between the aforesaid sustain discharge electrodes $xn-yn$, and $x'n$ and $y'n$ do not participate in the discharge, so power consumption is reduced.

[0075]

Also, the present invention is characterized in that the plasma display panel is additionally provided with a dielectric layer covering the aforesaid discharge sustain electrode pairs Xn and Yn , and is provided with a protective film covering the dielectric layer, and the surface at the rear side of the aforesaid protective film consists of an inert film consisting of a material inert to electrical discharge and running along the boundary of each scanning line, thereby suppressing discharge interference between mutually adjacent discharge spaces, thereby alleviating the mounting density of the discharge sustain electrode terminal unit in the present invention.

[0076]

Also, the present invention is characterized in that the aforesaid electrically separated discharge sustain electrodes which constitute the scan lines in the direction of

progress of scan line number n have a portion which alternately arrays scan lines aligned in the sequence $x'n, x_n, y_n, y'n$ with scan lines aligned in the sequence $y'n, y_n, x_n, x'n$, thereby suppressing discharge interference between adjacent scan lines and providing a useful structure for handling high density scan lines.

[0077]

Furthermore, the present invention is characterized in that it has a portion at the boundary of mutually adjacent scan lines where at least $x'n$ and $y'n$ share a discharge sustain electrode, thereby alleviating pattern density in the bus electrodes in the present invention, and improving emission efficiency, and making pixels more distinct, and increasing the amount of current allowed to flow in x' and y' .

BRIEF DESCRIPTION OF THE DRAWINGS

FIG. 1: A sectional view showing a schematic of the structure of a plasma display panel in accordance with inventive embodiment 1.

FIG. 2: A timing chart representing pulse voltage applied to each electrode as a time series when operating a plasma display panel in accordance with inventive embodiment 1.

FIG. 3: A drawing showing the structure of a conventional plane discharge plasma display panel.

FIG. 4: A drawing showing a vertical section of scanning lines in a conventional plasma display panel.

FIG. 5: A schematic view showing one example of screen field division in order to achieve a color image with 256 gradations.

FIG. 6: A drawing showing one example of a timing chart for pulses applied to the address electrode (W) and discharge sustain electrodes X_n and Y_n in each subfield.

FIG. 7: A sectional view schematically showing the structure of a plasma display panel in accordance with inventive embodiment 5.

FIG. 8: A sectional view schematically showing the structure of a plasma display panel in accordance with inventive embodiment 6.

FIG. 9: A sectional view schematically showing the structure of a plasma display panel in accordance with inventive embodiment 7.

KEY TO CODES

- 1 Front glass panel
- 5 Cathode film (protective film)
- 8 Address electrode
- 10 Rear glass panel
- 11 Bus electrode (x_n, y_n)
- 12 Transparent electrode (x'_n, y'_n)
- 13 Bus electrode (x'_n, y'_n)
 $X_n, x_n, x'_n, Y_n, y_n, y'_n$: discharge sustain electrodes
- 14 Discharge inert film
- 15 Shared bus electrode (x', y')
- 16 Shared transparent electrode

CLAIMS

Claim 1: A plasma display panel comprising a plurality of discharge sustain electrode pairs disposed on a front glass panel opposite a rear glass panel provided with address electrodes and disposed along scanning lines in the direction orthogonal to the address electrodes,

wherein the respective discharge sustain electrodes X_n and Y_n of said discharge sustain electrode pairs consist of discharge sustain electrodes $x'_n + x_n$ and $y_n + y'_n$ electrically separated in the respective scan line direction.

Claim 2: The plasma display panel set forth in claim 1, wherein said discharge sustain electrodes x_n and y_n are light-blocking electrodes, and discharge sustain electrodes x'_n and y'_n are transparent electrodes.

Claim 3: The plasma display panel set forth in claim 1 or claim 2, wherein said electrically separated discharge sustain electrodes are arrayed in the sequence x'_n, x_n, y_n, y'_n or y'_n, y_n, x_n, x'_n (n is a natural number) in the direction of progress of scan line number n .

Claim 4: The plasma display panel set forth in any of claims 1~3, wherein in the timing which supplies a priming pulse and an erase pulse to said discharge sustain electrodes x_n and y_n when driving them, a priming pulse and an erase pulse are not supplied every time to said discharge sustain electrodes x'_n and y'_n .

Claim 5: The plasma display panel set forth in claim 4, wherein no erase pulse whatsoever is supplied to said discharge sustain electrodes x'_n and y'_n .

Claim 6: The plasma display panel set forth in claim 4 or claim 5, wherein each time a main frame consisting of a plurality of subfields changes, a priming pulse is supplied to said discharge sustain electrodes x'_n and y'_n for only one subfield.

Claim 7: The plasma display panel set forth in claim 4 or claim 5, wherein the main frame is set without supplying any priming pulse whatsoever to discharge sustain electrodes x'_n and y'_n in part of a series of main frames consisting of a plurality of subfields.

Claim 8: The plasma display panel set forth in any of claims 4~7, wherein, while inputting and writing image data to address electrodes while sequentially scanning said

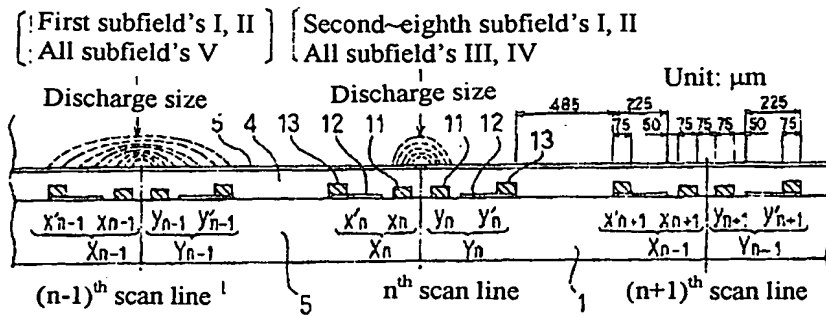
scan line, electrical discharge occurs only between said sustain discharge electrodes x_n - y_n , and x'_n and y'_n do not participate in the discharge.

Claim 9: The plasma display panel set forth in any of claims 1~8, wherein the plasma display panel is additionally provided with a dielectric layer covering said discharge sustain electrode pairs X_n and Y_n , and is provided with a protective film covering the dielectric layer, and the surface at the rear side of said protective film consists of an inert film consisting of a material inert to electrical discharge and running along the boundary of each scanning line.

Claim 10: The plasma display panel set forth in any of claims 4~9, wherein said electrically separated discharge sustain electrodes which constitute the scan lines in the direction of progress of scan line number n have a portion which alternately arrays scan lines aligned in the sequence x'_n , x_n , y_n , y'_n with scan lines aligned in the sequence y'_n , y_n , x_n , x'_n .

Claim 11: The plasma display panel set forth in claim 10, wherein it has a portion at the boundary of mutually adjacent scan lines where at least x'_n and y'_n share a discharge sustain electrode.

FIG. 1



11: Bus electrode (X_n , Y_n)
 12: Transparent electrode
 13: Bus electrode (X'_n , Y'_n)
 X_n , Y_n , x_n , x'_n , y_n , y'_n : Discharge sustain electrode

FIG. 2

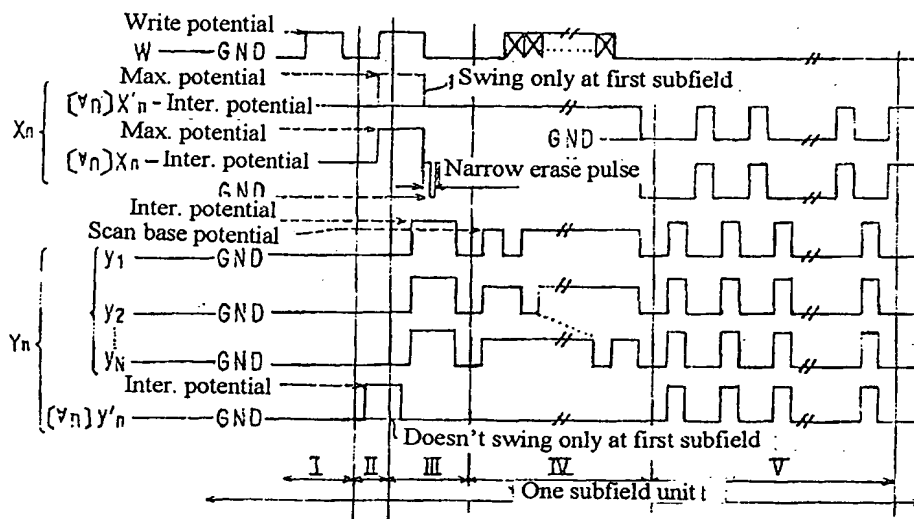


FIG. 4

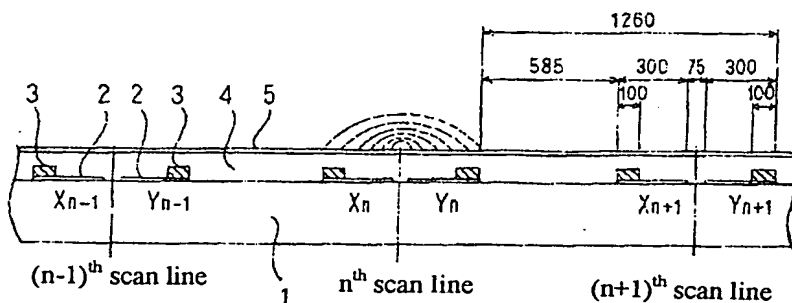


FIG. 3

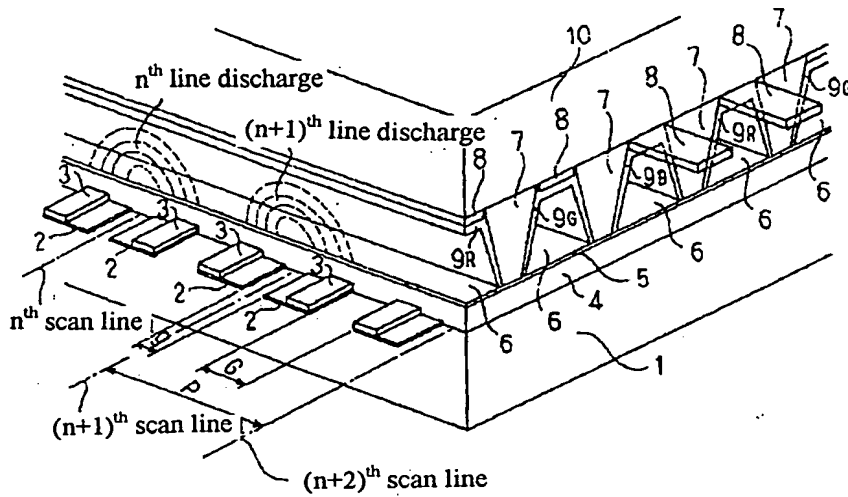


FIG. 5

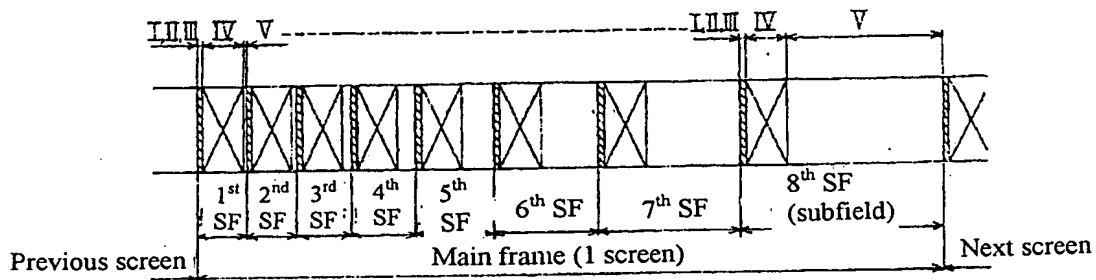
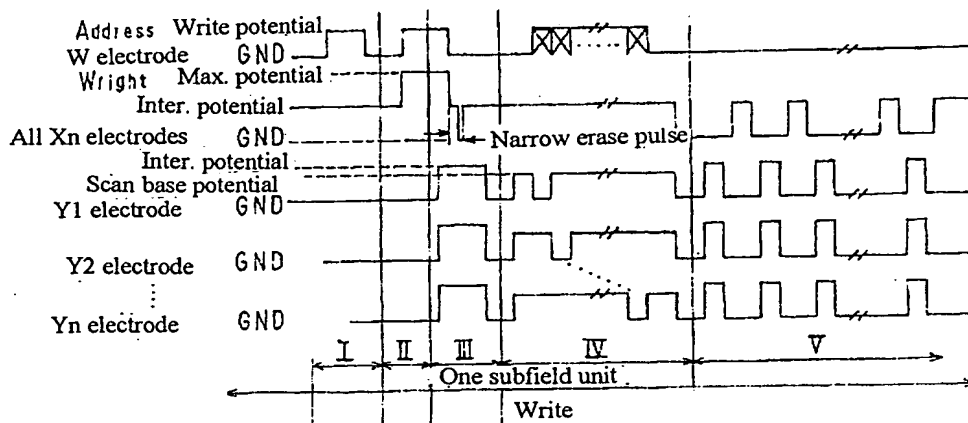


FIG. 6



- I: First priming
- II: Second priming
- III: Narrow erase
- IV: Write
- V: Sustain

特開平 10-333636

(12)

FIG. 7

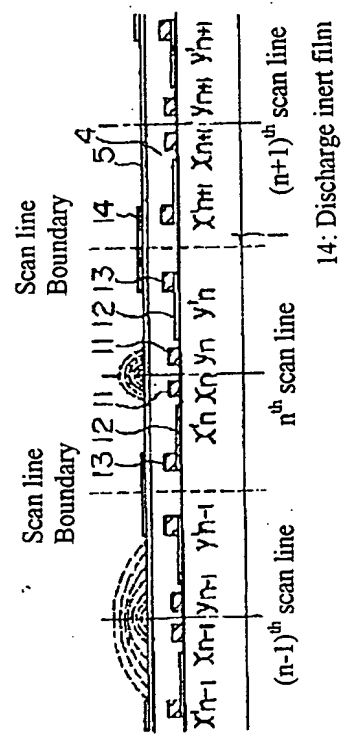


FIG. 8

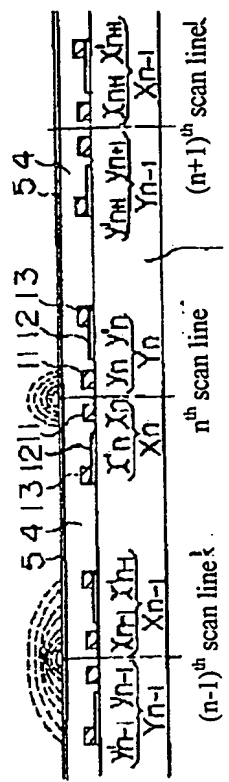
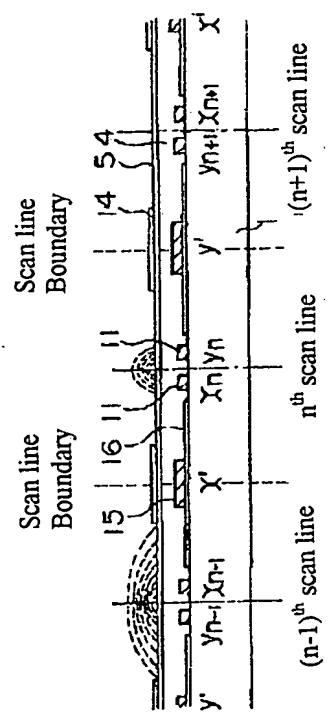


FIG. 9



- 15: Shared bus electrode (X', y')
- 16: Shared transparent electrode (X', y')
- x', y': Shared discharge sustain electrode